

# ESP32-P4

## 技术规格书

搭载 RISC-V 32 位双核与单核处理器的高性能 MCU

超大内存

强大的图像与语音处理能力

包括:

ESP32-P4R16 (16 MB In-Package PSRAM)

ESP32-P4R32 (32 MB In-Package PSRAM)



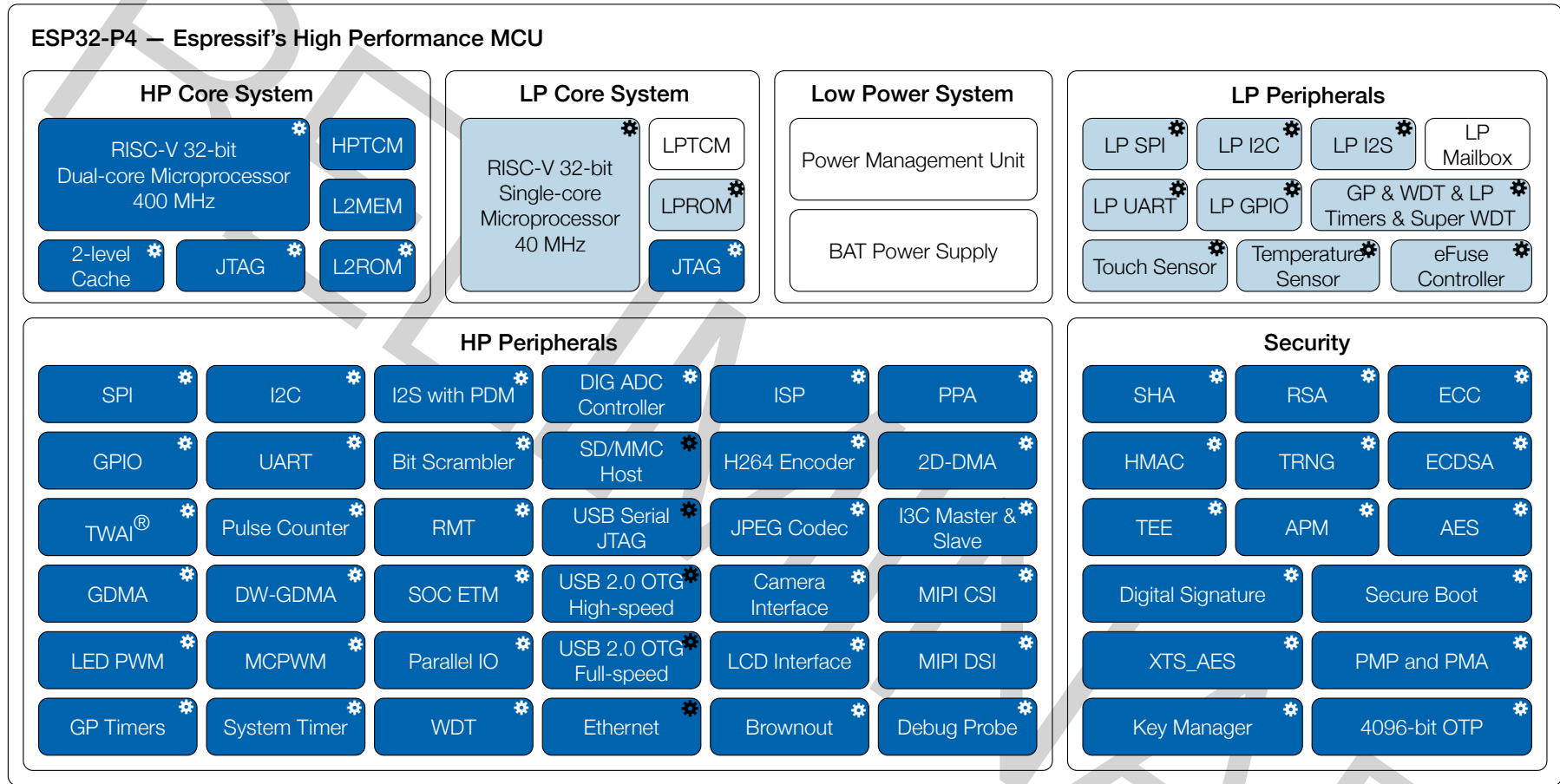
预发布 v0.1  
乐鑫信息科技  
版权 © 2023

# 产品概述

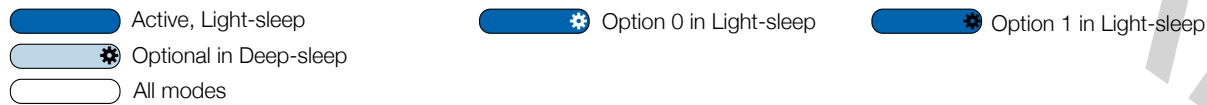
ESP32-P4 是一款高性能 MCU，支持超大片上内存，具有强大的图像和语音处理能力。该款 MCU 包含一个高性能 (HP) 系统和一个低功耗 (LP) 系统。HP 系统由 RISC-V 双核处理器驱动，包含丰富的外设；LP 系统由 RISC-V 单核处理器驱动，其外设针对低功耗应用进行了优化。该款 MCU 具有：

- 用于 HP 系统的 RISC-V 32 位双核处理器，主频高达 400 MHz，带有 AI 指令扩展和 FPU
  - H264 视频编码器
- 用于 LP 系统的 RISC-V 32 位单核处理器，主频高达 40 MHz
- 丰富的通信接口，多达 55 个 GPIO 管脚，可支持多种场景及复杂的应用
- 完善的安全机制
  - 硬件加密加速器支持 AES-128/192/256、RSA、HMAC、ECC、数字签名和安全启动
  - 基于物理不可复制特性 (PUF) 的密钥管理器
  - 真随机数生成器
  - 支持 PMP 与 PMA
  - 支持片上存储器、片外存储器和外设的访问权限管理
  - 支持片外存储器加解密功能
- 内置 128 KB HP ROM，16 KB LP ROM，768 KB HP L2MEM，32 KB LP SRAM，以及 8 KB 系统紧密耦合内存 (TCM)，允许零等待访问
- 96 KB I1 cache，128 KB/256 KB/512 KB I2 cache
- 强大的图像和语音处理能力
  - JPEG 编/解码器
  - 像素处理加速器 (PPA)
  - 图像信号处理器 (ISP)

功能框图



Modules having power in specific power modes:



ESP32-P4 功能框图

## 产品特性

### CPU 和存储

- 用于 HP 系统的 RISC-V 32 位双核处理器，主频高达 400 MHz
- 用于 LP 系统的 RISC-V 32 位单核处理器，主频高达 40 MHz
- 128 KB HP ROM
- 16 KB LP ROM
- 768 KB HP L2MEM
- 32 KB LP SRAM
- 8 KB 系统紧密耦合内存 (TCM)
- 多个高速外部存储器接口
- 两级高速缓存

### 高级外设接口和传感器

- 55 × 可编程 GPIO
- 图像与语音处理接口
  - JPEG 编/解码器
  - 像素处理加速器 (PPA)
  - 图像信号处理器 (ISP)
  - H264 视频编码器
- 数字接口：
  - 4 × SPI
  - 1 × LP SPI
  - 5 × UART
  - 1 × LP UART
  - 1 × I3C
  - 2 × I2C
  - 1 × LP I2C
  - 3 × I2S
  - 1 × LP I2S
  - 1 × 红外收发器
  - 1 × LED PWM 控制器，多达 8 个通道

- 2 × 电机控制脉宽调制器 (MCPWM)，多达 6 个通道
- 1 × 脉冲计数器 (PCNT)，多达 4 个通道
- 3 × TWAI<sup>®</sup> 控制器，兼容 ISO 11898-1 (CAN 规范 2.0)
- 1 × 高速 USB 2.0 OTG
- 1 × 全速 USB 2.0 OTG
- 1 × 全速 USB 串口/JTAG 控制器
- 1 × 千兆以太网 MAC
- 1 × SD/MMC 3.0 host
- 1 × MIPI CSI-2, 2-lane x 1.5 Gbps
- 1 × MIPI DSI, 2-lane x 1.5 Gbps
- 1 × 24-bit LCD 接口
- 1 × 16-bit CAM 接口
- 2 × GDMA 控制器
- 1 × DW-GDMA 控制器
- 1 × 2D-DMA 控制器
- 1 × 比特传输控制器
- 1 × 事件任务矩阵 (ETM)
- 1 × 并行 IO (PARLIO) 控制器
- 1 × LP 信箱控制器
- 模拟接口：
  - 2 × 12 位多通道模/数转换器
  - 1 × 温度传感器
  - 1 × 触摸传感器，多达 14 个通道
  - 1 × 模拟 PAD 电压比较器
  - 1 × 欠压监测
- 定时器
  - 4 × 54 位 HP 通用定时器
  - 2 × 52 位 HP 系统定时器
  - 2 × 32 位 HP 看门狗定时器
  - 1 × 48 位 LP 通用定时器

- 1 × 32 位 LP 看门狗定时器
- 1 × 模拟超级看门狗定时器

## 安全机制

- 安全启动
- eFuse OTP 提供的一次性写入安全性
- 加密硬件加速器：
  - AES-128/256 (FIPS PUB 197, 抗 DPA 攻击)
  - SHA 加速器 (FIPS PUB 180-4)

- RSA 加速器
- ECC 加速器
- ECDSA 椭圆曲线数字签名 (ECDSA)
- 数字签名
- HMAC

- 基于物理不可复制特性 (PUF) 的密钥管理器
- 访问权限管理
- 真随机数生成器 (TRNG)
- PMP 与 PMA

## 应用场景 (部分)

凭借超大内存与强大的图像与语音处理能力, ESP32-P4 是物联网设备的理想通信芯片, 具体应用场景包括:

- 图像与语音处理
  - 图像识别
  - 语音识别
  - 物联网边缘计算
  - 网络摄像机 (IPC)
- 智能家居
  - 智能照明
  - 智能按钮
  - 智能插座
  - 室内定位
  - 智能电表
  - 安全系统
  - HVAC 系统
- 工业自动化
  - 工业机器人
  - 人机接口 (HMI)
  - 工业总线
  - 资产管理
  - 人员追踪
- 健康保健
  - 健康监测
  - 婴儿监控
- 消费电子产品
  - 智能手表、智能手环
  - OTT 电视盒、机顶盒设备
  - 具有数据上传功能的玩具和接近感应玩具
  - 游戏手柄
  - 遥控器
- 智慧农业
  - 智能温室大棚
  - 智能灌溉
  - 农业机器人
  - 牲畜追踪
- 零售餐饮
  - POS 系统
  - 服务机器人
- 通用低功耗 IoT 传感器集线器
- 通用低功耗 IoT 数据记录器

# 目录

## 产品概述

功能框图	1
产品特性	2
应用	3
	4

## 1 产品型号对比

1.1 产品型号命名	10
1.2 对比	10

## 2 管脚定义

2.1 管脚布局	11
2.2 管脚描述	12
2.3 电源管理	15
2.4 Strapping 管脚	15
2.4.1 芯片启动模式控制	16
2.4.2 JTAG 信号源控制	16

## 3 功能描述

3.1 CPU 和存储	18
3.1.1 HP CPU	18
3.1.2 LP CPU	18
3.1.3 处理器指令拓展 (PIE)	19
3.1.4 片上存储	19
3.1.5 外部 flash 和片外 RAM	19
3.1.6 存储器映射	20
3.1.7 Cache	20
3.1.8 eFuse 控制器	21
3.2 系统时钟	21
3.2.1 CPU 时钟	21
3.2.2 RTC 时钟	21
3.2.3 音频 PLL 时钟	22
3.3 模拟外设	22
3.3.1 模/数转换器 (ADC)	22
3.3.2 温度传感器	22
3.3.3 触摸传感器	22
3.3.4 模拟 PAD 电压比较器	22
3.3.5 欠压监测	22
3.4 数字外设	22
3.4.1 通用输入/输出接口 (GPIO)	22
3.4.2 JPEG 编/解码器	25
3.4.3 像素处理加速器	26
3.4.4 图像信号处理器	26

3.4.5	H264 视频编码器	26
3.4.6	串行外设接口 (SPI)	27
3.4.7	LP SPI 接口	27
3.4.8	通用异步收发器 (UART)	28
3.4.9	LP UART 接口	28
3.4.10	I3C 接口	28
3.4.11	I2C 接口	29
3.4.12	LP I2C 接口	29
3.4.13	I2S 接口	29
3.4.14	LP I2S 接口	29
3.4.15	红外遥控器	30
3.4.16	LED PWM 控制器	30
3.4.17	电机控制脉宽调制器	30
3.4.18	脉冲计数器控制器 (PCNT)	30
3.4.19	TWAI <sup>®</sup> 控制器	31
3.4.20	USB 2.0 OTG 全速接口	31
3.4.21	USB 2.0 OTG 高速接口	32
3.4.22	USB 串口/JTAG 控制器	33
3.4.23	以太网 MAC	33
3.4.24	SD/MMC 主机控制器	33
3.4.25	MIPI CSI 接口	34
3.4.26	MIPI DSI 接口	34
3.4.27	LCD 接口	34
3.4.28	CAM 接口	34
3.4.29	GDMA 控制器	34
3.4.30	DW-GDMA 控制器	35
3.4.31	2D-DMA 控制器	35
3.4.32	比特传输控制器	35
3.4.33	SoC 事件任务矩阵 (ETM)	36
3.4.34	并行 IO (PARLIO) 控制器	36
3.4.35	LP 信箱控制器	36
3.5	低功耗管理	36
3.6	定时器	36
3.6.1	通用定时器	37
3.6.2	系统定时器	37
3.6.3	看门狗定时器	37
3.6.4	LP 通用定时器	38
3.6.5	超级看门狗定时器	38
3.7	加密/安全组件	38
3.7.1	AES 加速器 (AES)	38
3.7.2	ECC 加速器 (ECC)	39
3.7.3	HMAC 加速器 (HMAC)	39
3.7.4	RSA 加速器 (RSA)	39
3.7.5	SHA 加速器 (SHA)	39
3.7.6	数字签名 (DS)	40
3.7.7	椭圆曲线数字签名算法 (ECDSA)	40

3.7.8	片外存储器加密与解密 (XTS_AES)	40
3.7.9	安全启动	40
3.7.10	访问权限管理 (APM)	41
3.7.11	真随机数发生器 (TRNG)	41
3.7.12	密钥管理器	41
3.8	外设管脚分配	41
<b>4</b>	<b>电气特性</b>	<b>50</b>
4.1	绝对最大额定值	50
4.2	建议工作条件	50
4.3	VFB1_VO1 输出特性	51
4.4	直流电气特性 (3.3 V, 25 °C)	51
<b>5</b>	<b>相关文档和资源</b>	<b>52</b>
	<b>修订历史</b>	<b>53</b>



## 表格

1-1	ESP32-P4 系列芯片对比	10
2-1	管脚描述	12
2-2	ESP32-P4 的电源管脚描述	15
2-3	Strapping 管脚默认配置	16
2-4	启动模式控制	16
2-5	JTAG 信号源控制	17
3-1	LP IO MUX 管脚功能	23
3-2	HP IO MUX 管脚功能	23
3-3	外设管脚分配	41
4-1	绝对最大额定值	50
4-2	建议工作条件	50
4-3	VDD_SPI 输出特性	51
4-4	直流电气特性 (3.3 V, 25 °C)	51

## 插图

1-1	ESP32-P4 系列芯片命名	10
2-1	ESP32-P4 管脚布局 (俯视图)	11
3-1	地址映射结构	20

# 1 产品型号对比

## 1.1 产品型号命名

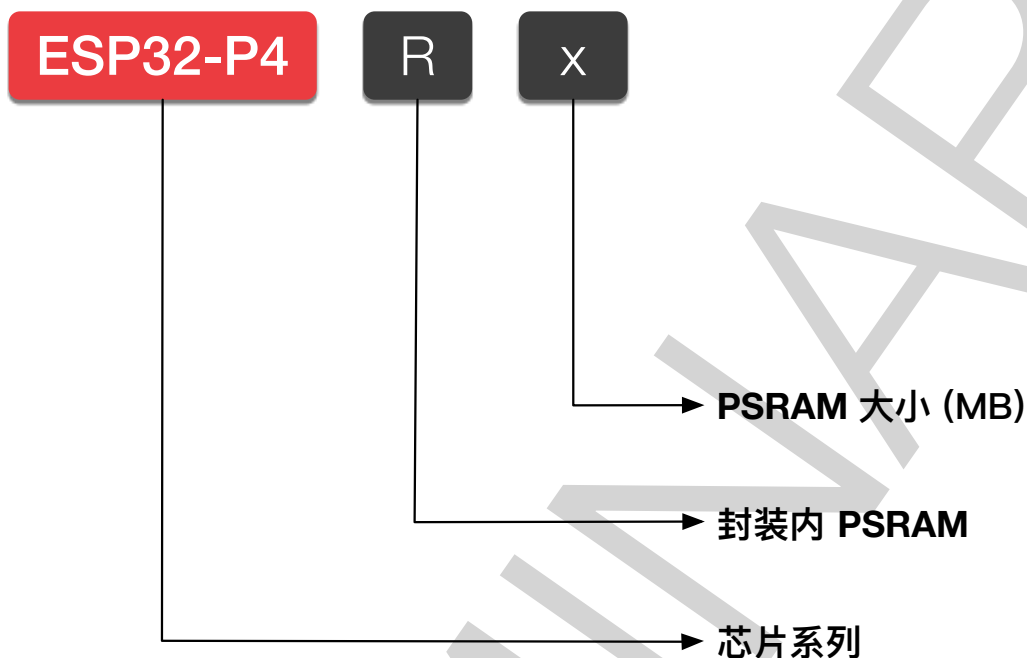


图 1-1. ESP32-P4 系列芯片命名

## 1.2 对比

表 1-1. ESP32-P4 系列芯片对比

订购型号	封装内 PSRAM	环境温度 (°C)	SPI 电压	封装
ESP32-P4R16	16 MB (Octal SPI)	-40 ~ 105	1.8 V	QFN104
ESP32-P4R32	32 MB (Octal SPI)	-40 ~ 105	1.8 V	QFN104

**说明:**

PSRAM 的 Octal SPI 支持八线及十六线 SPI

## 2 管脚定义

### 2.1 管脚布局



图 2-1. ESP32-P4 管脚布局 (俯视图)

## 2.2 管脚描述

表 2-1. 管脚描述

名称	序号	类型 <sup>1</sup>	电源管脚	功能
GPIO0	1	I/O/T	VDDPST_1	<b>GPIO0</b> , XTAL_32K_N
GPIO1	2	I/O/T	VDDPST_1	<b>GPIO1</b> , XTAL_32K_P
GPIO2	3	I/O/T	VDDPST_1	GPIO2, TOUCH_0, <b>MTCK</b>
GPIO3	4	I/O/T	VDDPST_1	GPIO3, TOUCH_1, <b>MTDI</b>
GPIO4	5	I/O/T	VDDPST_1	GPIO4, TOUCH_2, <b>MTMS</b>
GPIO5	6	I/O/T	VDDPST_1	GPIO5, TOUCH_3, <b>MTDO</b>
GPIO6	7	I/O/T	VDDPST_1	<b>GPIO6</b> , TOUCH_4, GPSPI SPI2 HOLD
GPIO7	8	I/O/T	VDDPST_1	<b>GPIO7</b> , TOUCH_5, GPSPI SPI2 CS
GPIO8	9	I/O/T	VDDPST_1	<b>GPIO8</b> , TOUCH_6, GPSPI SPI2 D, UART0_RTS
VDDPST_1	10	$P_{IO}$	—	3.3 V LP IO 电源
GPIO9	11	I/O/T	VDDPST_1	<b>GPIO9</b> , TOUCH_7, GPSPI SPI2 CK, UART0_CTS
GPIO10	12	I/O/T	VDDPST_1	<b>GPIO10</b> , TOUCH_8, GPSPI SPI2 Q, UART1_TXD
GPIO11	13	I/O/T	VDDPST_1	<b>GPIO11</b> , TOUCH_9, GPSPI SPI2 WP, UART1_RTD
GPIO12	14	I/O/T	VDDPST_1	<b>GPIO12</b> , TOUCH_10, UART1_RTS
GPIO13	15	I/O/T	VDDPST_1	<b>GPIO13</b> , TOUCH_11, UART0_CTS
GPIO14	16	I/O/T	VDDPST_1	<b>GPIO14</b> , TOUCH_12, LP_UART_TXD, LP_UART_TXD
GPIO15	17	I/O/T	VDDPST_1	<b>GPIO15</b> , TOUCH_13, LP_UART_RXD
GPIO16	18	I/O/T	VDDPST_1	<b>GPIO16</b> , ADC0
GPIO17	19	I/O/T	VDDPST_1	<b>GPIO17</b> , ADC1
GPIO18	20	I/O/T	VDDPST_1	<b>GPIO18</b> , ADC2
GPIO19	21	I/O/T	VDDPST_1	<b>GPIO19</b> , ADC3
VDDPST_2	22	$P_{IO}$	—	1.8/3.3 V HP IO 电源
GPIO20	23	I/O/T	VDDPST_2	<b>GPIO20</b> , ADC4
GPIO21	24	I/O/T	VDDPST_2	<b>GPIO21</b> , ADC5
GPIO22	25	I/O/T	VDDPST_2	<b>GPIO22</b> , ADC6, DBG_PSRAM_CK
GPIO23	26	I/O/T	VDDPST_2	<b>GPIO23</b> , ADC7, 50 MHz 参考时钟输出, DBG_PSRAM_CS
VDD_HP_0	27	$P_D$	—	HP 系统数字电源 (1.1 ~ 1.3 V)
FLASH_CS	28	O	VDDPST_3	FLASH_CS
FLASH_Q	29	I/O/T	VDDPST_3	FLASH_Q
FLASH_WP	30	I/O/T	VDDPST_3	FLASH_WP
VDDPST_3	31	$P_{IO}$	—	Flash IO 电源
FLASH_HOLD	32	I/O/T	VDDPST_3	FLASH_HOLD
FLASH_CK	33	O	VDDPST_3	FLASH_CK
FLASH_D	34	I/O/T	VDDPST_3	FLASH_D
DSI_REXT	35	I/O/T	VDD_MIPI_DPHY	MIPI DSI PHY 4.02 k $\Omega$ 外部电阻
DSI_DATAP1	36	I/O/T	VDD_MIPI_DPHY	MIPI DSI PHY DATAP1

见下页

表 2-1 – 接上页

名称	序号	类型	电源管脚	功能
DSI_DATAN1	37	I/O/T	VDD_MIPI_DPHY	MIPI DSI PHY DATAN1
DSI_CLKN	38	I/O/T	VDD_MIPI_DPHY	MIPI DSI PHY CLKN
DSI_CLKP	39	I/O/T	VDD_MIPI_DPHY	MIPI DSI PHY CLKP
DSI_DATA0	40	I/O/T	VDD_MIPI_DPHY	MIPI DSI PHY DATA0
DSI_DATAN0	41	I/O/T	VDD_MIPI_DPHY	MIPI DSI PHY DATAN0
VDD_MIPI_DPHY	42	P <sub>IO</sub>	—	MIPI DPHY 2.5 V 电源
CSI_DATAN0	43	I/O/T	VDD_MIPI_DPHY	MIPI CSI PHY DATAN0
CSI_DATA0	44	I/O/T	VDD_MIPI_DPHY	MIPI CSI PHY DATA0
CSI_CLKP	45	I/O/T	VDD_MIPI_DPHY	MIPI CSI PHY CLKP
CSI_CLKN	46	I/O/T	VDD_MIPI_DPHY	MIPI CSI PHY CLKN
CSI_DATAN1	47	I/O/T	VDD_MIPI_DPHY	MIPI CSI PHY DATAN1
CSI_DATA1	48	I/O/T	VDD_MIPI_DPHY	MIPI CSI PHY DATA1
CSI_REXT	49	I/O/T	VDD_MIPI_DPHY	MIPI CSI PHY 4.02 K $\Omega$ 外部电阻
DM	50	I/O/T	VCCA	USB2 OTG PHY DM
DP	51	I/O/T	VCCA	USB2 OTG PHY DP
VCCA	52	P <sub>IO</sub>	—	USB2 PHY 3.3 V 电源
GPIO24	53	I/O/T	VDDPST_4	<b>GPIO24</b> , USB1P1_N0
GPIO25	54	I/O/T	VDDPST_4	<b>GPIO25</b> , USB1P1_P0
VDD_HP_1	55	P <sub>D</sub>	—	HP 系统数字电源 (1.1 ~ 1.3 V)
GPIO26	56	I/O/T	VDDPST_4	<b>GPIO26</b> , USB1P1_N1
GPIO27	57	I/O/T	VDDPST_4	<b>GPIO27</b> , USB1P1_P1
GPIO28	58	I/O/T	VDDPST_4	<b>GPIO28</b> , GPSPI SPI2 CS, EMAC PHY RXDV, DBG_PSRAM_D
GPIO29	59	I/O/T	VDDPST_4	<b>GPIO29</b> , GPSPI SPI2 D, EMAC PHY RXD0, DBG_PSRAM_Q
VDDPST	60	P <sub>IO</sub>	—	PSRAM 1.8 V 电源
GPIO30	61	I/O/T	VDDPST_4	<b>GPIO30</b> , GPSPI SPI2 CK, EMAC PHY RXD1, DBG_PSRAM_WP
GPIO31	62	I/O/T	VDDPST_4	<b>GPIO31</b> , GPSPI SPI2 Q, EMAC PHY RXER, DBG_PSRAM_HOLD
VDDPST_4	63	P <sub>IO</sub>	—	1.8/3.3 V HP IO 电源
GPIO32	64	I/O/T	VDDPST_4	<b>GPIO32</b> , I3CMST_SCL, GPSPI SPI2 HOLD, EMAC RMII CLK, DBG_PSRAM_DQ4
GPIO33	65	I/O/T	VDDPST_4	<b>GPIO33</b> , I3CMST_SDA, GPSPI SPI2 WP, EMAC PHY TXEN, DBG_PSRAM_DQ5
GPIO34	66	I/O/T	VDDPST_4	<b>GPIO34</b> , GPSPI SPI2 IO4, EMAC PHY TXD0, DBG_PSRAM_DQ6
GPIO35	67	I/O/T	VDDPST_4	<b>GPIO35</b> , GPSPI SPI2 IO5, EMAC PHY TXD1, DBG_PSRAM_DQ7
VDDPST	68	P <sub>IO</sub>	—	PSRAM 1.8 V 电源
GPIO36	69	I/O/T	VDDPST_4	<b>GPIO36</b> , GPSPI SPI2 IO6, EMAC PHY TXER, DBG_PSRAM_DQS0

见下页

表 2-1 – 接上页

名称	序号	类型	电源管脚	功能
GPIO37	70	I/O/T	VDDPST_4	GPIO37, <b>UART0_TXD</b> , GPSPi SPI2 IO7
GPIO38	71	I/O/T	VDDPST_4	GPIO38, <b>UART0_RXD</b> , GPSPi SPI2 DQS
VFB/VO1	72	P <sub>O</sub>	—	外部供电管脚, 输出 0.1 A 电流
VFB/VO2	73	P <sub>O</sub>	—	外部供电管脚, 输出 0.1 A 电流
VFB/VO3	74	P <sub>O</sub>	—	外部供电管脚, 输出 0.1 A 电流
VFB/VO4	75	P <sub>O</sub>	—	外部供电管脚, 输出 0.2 A 电流
VDDPST_LDO	76	P <sub>O</sub>	—	3.3 V 外部 LDO 供电管脚
VDD_HP_2	77	P <sub>D</sub>	—	HP 系统数字电源 (1.1 ~ 1.3 V)
VDDPST_DCDC	78	—	—	3.3 V 外部 DC/DC 供电管脚
FB_DCDC	79	—	—	DC/DC 反馈电源脚
EN_DCDC	80	O	VDDPST_DCDC	DC/DC 使能
GPIO39	81	I/O/T	VDDPST_5	<b>GPIO39</b> , SD1_CDATA0, 50 MHz 参考时钟输出, DBG_PSRAM_DQ8
GPIO40	82	I/O/T	VDDPST_5	<b>GPIO40</b> , SD1_CDATA1, EMAC PHY TXEN, DBG_PSRAM_DQ8
GPIO41	83	I/O/T	VDDPST_5	<b>GPIO41</b> , SD1_CDATA2, EMAC PHY TXD0, DBG_PSRAM_DQ9
GPIO42	84	I/O/T	VDDPST_5	<b>GPIO42</b> , SD1_CDATA3, EMAC PHY TXD1, DBG_PSRAM_DQ10
GPIO43	85	I/O/T	VDDPST_5	<b>GPIO43</b> , SD1_CCLK, EMAC PHY TXER, DBG_PSRAM_DQ11
VDDPST_5	86	P <sub>IO</sub>	—	1.8/3.3 V HP IO 电源
GPIO44	87	I/O/T	VDDPST_5	<b>GPIO44</b> , SD1_CCMD, EMAC RMII CLK, DBG_PSRAM_DQ13
GPIO45	88	I/O/T	VDDPST_5	<b>GPIO45</b> , SD1_CDATA4, EMAC PHY RXDV, DBG_PSRAM_DQ14
GPIO46	89	I/O/T	VDDPST_5	<b>GPIO46</b> , SD1_CDATA5, EMAC PHY RXD0, DBG_PSRAM_DQ15
GPIO47	90	I/O/T	VDDPST_5	<b>GPIO47</b> , SD1_CDATA6, EMAC PHY RXD1, DBG_PSRAM_DQS1
GPIO48	91	I/O/T	VDDPST_5	<b>GPIO48</b> , SD1_CDATA7, EMAC PHY RXER
VDD_HP_3	92	P <sub>D</sub>	—	HP 系统数字电源 (1.1 ~ 1.3 V)
GPIO49	93	I/O/T	VDDPST_6	<b>GPIO49</b> , ADC8, EMAC PHY TXEN, DBG_FLASH_CS
GPIO50	94	I/O/T	VDDPST_6	<b>GPIO50</b> , ADC9, EMAC RMII CLK, DBG_FLASH_Q
GPIO51	95	I/O/T	VDDPST_6	<b>GPIO51</b> , ADC10, ANA_COMP0, EMAC PHY RXDV, DBG_FLASH_WP
GPIO52	96	I/O/T	VDDPST_6	<b>GPIO52</b> , ADC11, ANA_COMP0, EMAC PHY RXD0, DBG_FLASH_HOLD
VDDPST_6	97	P <sub>IO</sub>	—	1.8/3.3 V HP IO 电源
GPIO53	98	I/O/T	VDDPST_6	<b>GPIO53</b> , ADC12, ANA_COMP1, EMAC PHY RXD1, DBG_FLASH_CK

见下页

表 2-1 – 接上页

名称	序号	类型	电源管脚	功能
GPIO54	99	I/O/T	VDDPST_6	<b>GPIO54</b> , ADC13, ANA_COMP1, EMAC PHY RXER, DBG_FLASH_D
XTAL_N	100	—	—	外部主晶振输出
XTAL_P	101	—	—	外部主晶振输入
VDDA	102	P <sub>A</sub>	—	模拟电源 (3.3 V)
VBAT	103	P <sub>A</sub>	—	模拟电源或电池电源 (3.3 V)
CHIP_PU	104	I	—	高电平: 芯片使能; 低电平: 芯片关闭。 注意: 不能让 CHIP_PU 管脚浮空。
GND	105	—	—	接地

<sup>1</sup> P<sub>A</sub>: 模拟电源; P<sub>D</sub>: 数字电源; P<sub>IO</sub>: IO 管脚的供电; P<sub>O</sub>: 输出电源; I: 输入; O: 输出; T: 可设置为高阻。

## 2.3 电源管理

表 2-2. ESP32-P4 的电源管脚描述

类型	管脚名称	供电域
P <sub>IO</sub>	VDDPST_1	Group0 IO <sup>1</sup>
	VDDPST_2	Group1 IO <sup>1</sup>
	VDDPST_3	Group2 IO <sup>1</sup>
	VDDPST_4	Group3 IO <sup>1</sup>
	VDDPST_5	Group4 IO <sup>1</sup>
	VDDPST_6	Group5 IO <sup>1</sup>
	VDD_MIPI_DPHY	MIPI IO and PHY
	VCCA	USB IO and PHY
P <sub>A</sub>	VBAT	模拟系统
	VDDPST_LDO	
	VDDPST_DCDC	
	VDDPST	
	VDDA	
P <sub>D</sub>	VDD_HP_0/1/2/3/4	数字系统

<sup>1</sup> 由 VDDPST\_1 ~ VDDPST\_6 供电的完整管脚列表, 请见表 2-1。

## 2.4 Strapping 管脚

芯片每次上电或复位时, 都需要一些初始配置参数, 如用于加载芯片的启动模式等。这些参数通过 strapping 管脚控制。复位放开后, strapping 管脚和普通管脚功能相同。

ESP32-P4 的 strapping 管脚在复位时控制以下参数:

- **芯片启动模式** – GPIO35, GPIO36, GPIO37 和 GPIO38
- **JTAG 信号源** – GPIO34



GPIO35 在复位时连接内部弱上拉电阻。如果 GPIO35 没有外部连接或者连接的外部线路处于高阻抗状态，内部弱上拉将决定其输入电平的默认值。

表 2-3. Strapping 管脚默认配置

Strapping 管脚	默认配置	值
GPIO34	浮空	-
GPIO35	上拉	1
GPIO36	浮空	-
GPIO37	浮空	-
GPIO38	浮空	-

可以使用外部上拉/下拉电阻来改变 strapping 管脚的值。如果 ESP32-P4 用作主机 MCU 的从设备，strapping 管脚的电平也可通过主机 MCU 控制。

所有 strapping 管脚都有锁存器。系统复位时，锁存器采样并存储相应 strapping 管脚的值，一直保持到芯片掉电或关闭。锁存器的状态无法用其他方式更改。因此，strapping 管脚的值在芯片工作时一直可读取，并可在芯片复位后作为普通 IO 管脚使用。

### 2.4.1 芯片启动模式控制

复位释放后，GPIO35 ~ GPIO38 复位时的值共同决定启动模式。详见表 2-4 启动模式控制。

表 2-4. 启动模式控制

启动模式	GPIO35	GPIO36	GPIO37	GPIO38
默认配置	1 (上拉)	- (浮空)	- (浮空)	- (浮空)
SPI Boot	1	任意值	任意值	任意值
Joint Download Boot <sup>1</sup>	0	1	任意值	任意值
SPI Download Boot <sup>1</sup>	0	0	0	1

<sup>1</sup> Joint Download Boot 模式支持以下下载方式：

- USB Serial/JTAG Download Boot
- USB OTG 2.0 Download Boot
- UART Download Boot

在 SPI Boot 模式下，ROM 引导加载程序通过从 SPI flash 中读取程序来启动系统。

在 Joint Download Boot 模式下，用户可通过 UART0 或 USB 接口将二进制文件下载至 flash，或将二进制文件下载至 SRAM 并运行 SRAM 中的程序。

### 2.4.2 JTAG 信号源控制

在系统启动早期阶段，GPIO34 可用于控制 JTAG 信号源。GPIO34 没有内部上拉/下拉电阻，它的值必须由不处于高阻抗状态的外部电路控制。

如表 2-5 所示，GPIO34 与 EFUSE\_DIS\_PAD\_JTAG、EFUSE\_DIS\_USB\_JTAG 和 EFUSE\_JTAG\_SEL\_ENABLE 共同控制 JTAG 信号源。

表 2-5. JTAG 信号源控制

eFuse 1 <sup>a</sup>	eFuse 2 <sup>b</sup>	eFuse 3 <sup>c</sup>	GPIO34	JTAG 信号源
0	0	0	忽略	USB 串口/JTAG 控制器
		1	0	JTAG 管脚 MTDI、MTCK、MTMS、MTDO
				1
0	1	忽略	忽略	JTAG 管脚 MTDI、MTCK、MTMS、MTDO
1	0	忽略	忽略	USB 串口/JTAG 控制器
1	1	忽略	忽略	JTAG 关闭

<sup>a</sup> eFuse 1: EFUSE\_DIS\_PAD\_JTAG

<sup>b</sup> eFuse 2: EFUSE\_DIS\_USB\_JTAG

<sup>c</sup> eFuse 3: EFUSE\_JTAG\_SEL\_ENABLE

## 3 功能描述

本章描述 ESP32-P4 的各个功能模块。

### 3.1 CPU 和存储

#### 3.1.1 HP CPU

ESP32-P4 搭载一个高性能 RISC-V 32 位双核处理器，具有以下特性：

- 五级流水线架构，支持 400 MHz 的时钟频率
- [RV32IMAFIC ISA](#) (指令集架构)
- 支持 Zc 扩展 (Zcb, Zcmp, Zcmt)
- 支持自定义 AI 与 DSP 扩展 (Xai)
- 支持自定义硬件循环指令 (Xhwlp)
- 兼容 RISC-V 处理器核局部中断 (CLINT)
- 兼容 RISC-V 处理器核局部中断控制器 (CLIC)
- 支持分支预测功能 BHT, BTB 与 RAS
- 支持最多 3 个硬件断点/观察点
- 支持最多 16 个 PMP/PMA 区域
- 支持两个特权模式：机器模式与用户模式
- 用于调试的 USB/JTAG 接口
- 兼容 RISC-V 调试规范 v0.13
- 支持与 RISC-V Trace 规范 v2.0 兼容的 trace 离线调试

#### 3.1.2 LP CPU

ESP32-P4 搭载一个低功耗 RISC-V 32 位单核处理器。LP CPU 可以用于在正常工作模式下协助 HP CPU，也可以用于在系统休眠时代替 HP CPU 来执行任务。LP CPU 和 LP 存储器在 Deep-sleep 模式下仍保持工作状态。因此，开发者可以将 LP CPU 的程序存放在 LP 存储器中，使其能够在 Deep-sleep 模式下访问 LP IO、LP 外设、Real-Time 定时器。

LP CPU 具有以下特性：

- 二级流水线架构，支持最高 40 MHz 的时钟频率
- [RV32IMAC](#) ISA (指令集架构)
- 32 个 32 位通用寄存器
- 支持 32 位乘法器、32 位除法器
- 支持中断
- 支持最多 2 个硬件断点/观察点
- 支持 JTAG 调试

- 支持 RISC-V 调试规范 v0.13
- 支持被主 CPU、专用定时器、LP IO 启动

### 3.1.3 处理器指令拓展 (PIE)

ESP32-P4 高性能 32-bit RISC-V 双核处理器支持标准 RV32IMAFZc 扩展。另外，该处理器还支持自定义扩展指令集 Xhwlp 以及自定义 AI 与 DSP 扩展 Xai，Xhwlp 可降低循环体中的指令数量，Xai 可提高某些 AI 与 DSP 算法的运行效率。

Xai 支持以下特性：

- 新增 8 个 128-bit 位宽通用寄存器
- 128-bit 位宽的向量数据操作，包括乘法、加法、减法、累加、移位、比较等
- 合并数据处理指令与加载/存储运算指令
- 对齐与非对齐 128-bit 带宽的向量数据加载/存储
- 可配置舍入与饱和模式

### 3.1.4 片上存储

ESP32-P4 的片上存储包括：

- **128 KB 的 HP ROM**：200 MHz，用于 HP CPU 的程序启动和内核功能调用
- **768 KB 的 HP L2MEM**：200 MHz，用于存储 HP CPU 数据和指令
- **16 KB 的 LP ROM**：40 MHz，用于 LP CPU 的程序启动和内核功能调用
- **32 KB 的 LP SRAM**：40 MHz，用于存储 LP CPU 数据和指令
- **4 Kbit 的 eFuse**：1792 位保留给用户使用，用于存储密钥或设备 ID 等信息
- **8 KB 的 TCM**：400 MHz，用于 HP CPU 的快速访问

### 3.1.5 外部 flash 和片外 RAM

ESP32-P4 支持以 SPI、Dual SPI、Quad SPI、Octal SPI、QPI、OPI 等接口形式连接 flash 和片外 RAM。

外部 flash 和片外 RAM 可以映射到 CPU 的指令空间、只读数据空间，片外 RAM 还可以映射到 CPU 的数据空间。外部 flash 最大支持 64 MB，片外 RAM 最大支持 64 MB。ESP32-P4 支持基于 XTS-AES 的硬件加解密功能，从而保护开发者 flash 和片外 RAM 中的程序和数据。

通过高速缓存，ESP32-P4 一次最多可以同时有：

- 外部 flash 与片外 RAM 以 64 KB 的块映射到 64 MB 的指令空间。
- 片外 RAM 以 64 KB 的块映射到 64 MB 的数据空间，支持 8 位、16 位、32 位和 128 位读写。外部 flash 也可以映射到 64 MB 只读数据空间，支持 8 位、16 位、32 位和 128 位读取。

#### 说明：

芯片启动完成后，软件可以自定义片外 RAM 或 flash 到 CPU 地址空间的映射。

### 3.1.6 存储器映射

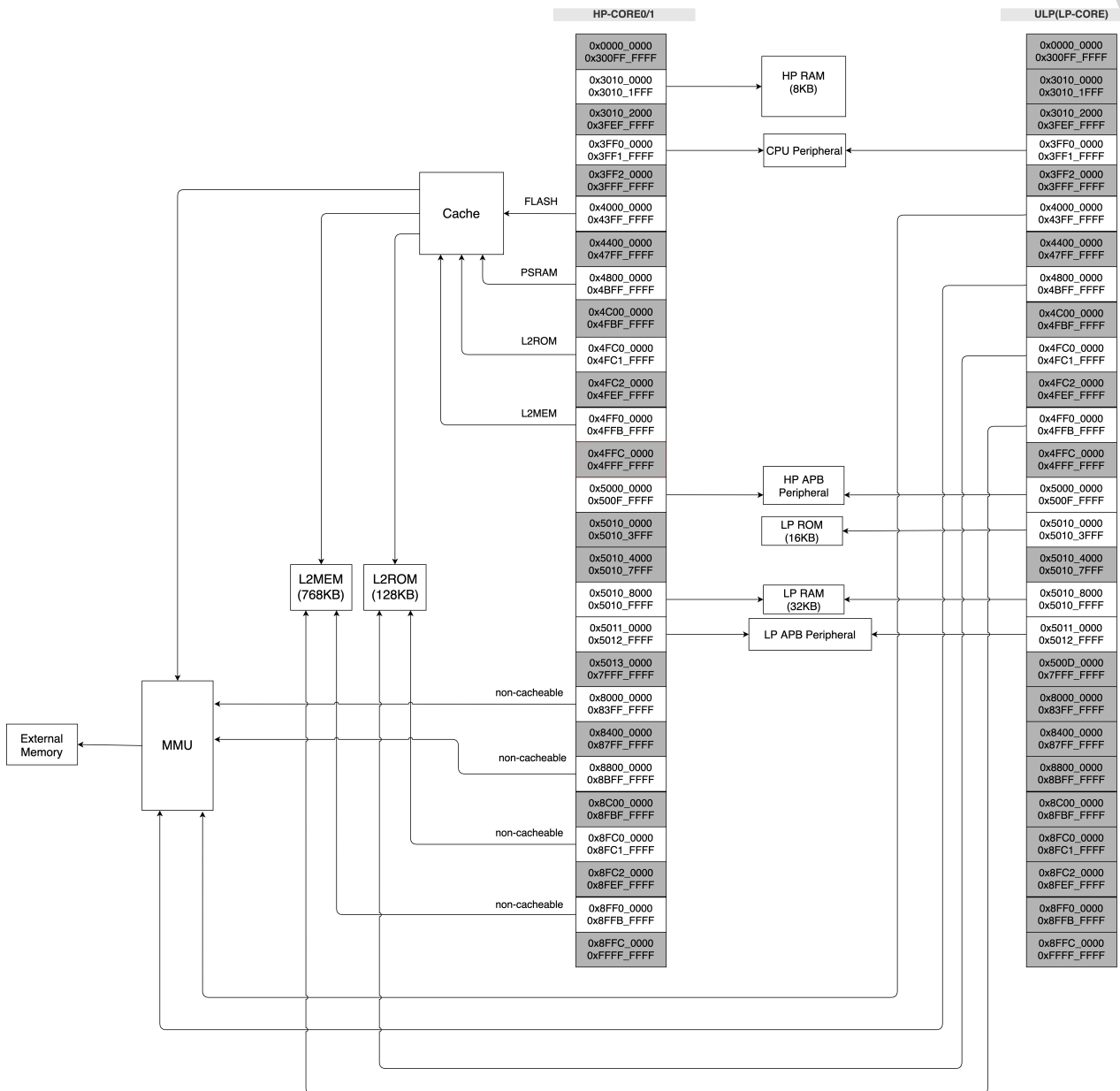


图 3-1. 地址映射结构

**说明:**

图中灰色背景标注的地址空间不可用。

### 3.1.7 Cache

ESP32-P4 采用两级 cache 结构，具有以下特性：

- I1 指令 cache 的大小为 16 KB，块大小为 64 B，四路组相联
- I1 数据 cache 的大小为 64 KB，块大小为 64 B，两路组相联，支持 write-through 和 write-back 两种写策略
- I2 cache 的大小为 128 KB/256 KB/512 KB，块大小为 64 B/128 B，八路组相联

- 支持 cacheable 和 non-cacheable 访问
- 支持 pre-load 功能
- 支持 lock 功能
- 支持关键字优先 (critical word first) 和提前重启 (early restart)

#### 3.1.8 eFuse 控制器

ESP32-P4 内有一块 4-Kbit 的 eFuse，其中存储着参数内容。eFuse 控制器按照用户配置完成对 eFuse 中各参数中的烧写。eFuse 控制器支持以下特性：

- 4-Kbit 总存储空间，其中 1792 位可供用户使用，如存储加密密钥、用户 ID 等
- 一次性可编程存储
- 烧写保护可配置
- 读取保护可配置
- 多种硬件编码方式保护参数内容

## 3.2 系统时钟

### 3.2.1 CPU 时钟

CPU 时钟有三种可能的时钟源：

- 外置主晶振时钟
- 内部快速 RC 振荡器时钟（通常为 20 MHz，频率可调节）
- 400 MHz PLL 时钟

应用程序可以从上述三个时钟中选择一个作为时钟源。根据不同的应用程序，被选择的时钟源直接或在分频之后驱动 CPU 时钟。CPU 一旦发生复位后，CPU 的时钟源默认选择为外置主晶振时钟。

**说明：**

ESP32-P4 必须有外部主晶振时钟才可运行。

### 3.2.2 RTC 时钟

RTC 慢速时钟应用于 RTC 计数器、RTC 看门狗和低功耗控制器，有四种可能的时钟源：

- XTAL32K\_CLK (32 kHz)：外部晶振时钟
- RC\_SLOW\_CLK（默认为 150 kHz）：内部慢速 RC 振荡器时钟
- OSC\_SLOW\_CLK（默认为 32 kHz）：外置低速时钟，通过 XTAL\_32K\_N 输入
- RC32K\_CLK (32 kHz)：内置低速 RC 振荡器时钟

RTC 快速时钟应用于 RTC 外设和传感器控制器，有三种可能的时钟源：

- XTAL\_CLK (40 MHz)：外部主晶振时钟
- RC\_FAST\_CLK（通常为 20 MHz）：内置快速 RC 振荡器时钟，频率可调节

- PLL\_LP\_CLK (8 MHz): 内部 PLL 时钟, 参考时钟为 XTAL32K\_CLK

### 3.2.3 音频 PLL 时钟

音频 PLL 时钟是给音频应用专用的高度可配置, 低抖动且精确的时钟源, 支持 6 ~ 125 MHz 范围内的频率调节。

## 3.3 模拟外设

### 3.3.1 模/数转换器 (ADC)

ESP32-P4 集成了 2 个 12 位 SAR ADC, 共支持 14 个通道 (模拟使能管脚) 的测量。

ADC 可用 GPIO 管脚, 详见表 3-3。

### 3.3.2 温度传感器

温度传感器生成一个随温度变化的电压。内部 ADC 将传感器电压转化为一个数字量。

温度传感器的测量范围为 -40 °C 到 125 °C。温度传感器一般只适用于监测芯片内部温度的变化, 该温度值会随着微控制器时钟频率或 IO 负载的变化而变化。一般来讲, 芯片内部温度会高于环境温度。

### 3.3.3 触摸传感器

ESP32-P4 提供了多达 14 个电容式传感 GPIO, 能够探测由手指或其他物品直接接触或接近而产生的电容差异。这种设计具有低噪声和高灵敏度的特点, 可以用于支持使用相对较小的触摸板。设计中也可以使用触摸板阵列以探测更大区域或更多点。ESP32-P4 的触摸传感器同时还支持防水、跳频检测和数字滤波等功能来进一步提高传感器的性能。

触摸传感器可用 GPIO 管脚, 详见表 3-3。

### 3.3.4 模拟 PAD 电压比较器

ESP32-P4 提供了两组模拟 PAD 电压比较器, 每组包含两个 PAD, 可用于比较两个 PAD 的电压大小关系, 也可以使用其中一个 PAD 与内部可调节的稳定电压进行比较。

### 3.3.5 欠压监测

ESP32-P4 可以监控供电电源的电压, 当电压异常时, 能发出中断或者复位。

## 3.4 数字外设

### 3.4.1 通用输入/输出接口 (GPIO)

ESP32-P4 共有 55 个 GPIO 管脚, 通过配置对应的寄存器, 可以为这些管脚分配不同的功能。除作为数字信号管脚外, 部分 GPIO 管脚也可配置为模拟功能管脚, 比如 ADC 等管脚。

所有 GPIO 都可选择内部上拉/下拉, 或设置为高阻。GPIO 配置为输入管脚时, 可通过读取寄存器获取其输入值。输入管脚也可经设置产生边缘触发或电平触发的 CPU 中断。数字 IO 管脚都是双向、非反相和三态的, 包括带有三态控制的输入和输出缓冲器。这些管脚可以复用作其他功能, 例如 UART、SPI 等。当芯片低功耗运行时, GPIO 可设定为保持状态。

IO MUX 和 GPIO 交换矩阵用于将信号从外设传输至 GPIO 管脚。两者共同组成了芯片的 IO 控制。利用 GPIO 交换矩阵，可配置外设模块的输入信号来源于任何的 IO 管脚，并且外设模块的输出信号也可连接到任意 IO 管脚。

ESP32-P4 分为 HP 和 LP 两个系统，同时存在 HP 和 LP 两套 IO MUX 和 GPIO 交换矩阵。GPIO0 ~ GPIO15 管脚可以选择由 HP 系统控制还是由 LP 系统控制，默认状态下，GPIO0 ~ 15 管脚由 HP 系统控制。

表 3-1 列出了所有 GPIO 管脚的 LP IO MUX 功能，表 3-2 列出了所有 GPIO 管脚的 HP IO MUX 功能。

表 3-1. LP IO MUX 管脚功能

名称	序号	功能 0	功能 1
GPIO0	1	LPGPIO0	LPGPIO0
GPIO1	2	LPGPIO1	LPGPIO1
GPIO2	3	LPGPIO2	LPGPIO2
GPIO3	4	LPGPIO3	LPGPIO3
GPIO4	5	LPGPIO4	LPGPIO4
GPIO5	6	LPGPIO5	LPGPIO5
GPIO6	7	LPGPIO6	LPGPIO6
GPIO7	8	LPGPIO7	LPGPIO7
GPIO8	9	LPGPIO8	LPGPIO8
GPIO9	11	LPGPIO9	LPGPIO9
GPIO10	12	LPGPIO10	LPGPIO10
GPIO11	13	LPGPIO11	LPGPIO11
GPIO12	14	LPGPIO12	LPGPIO12
GPIO13	15	LPGPIO13	LPGPIO13
GPIO14	16	LPUTXD	LPGPIO14
GPIO15	17	LPURTD	LPGPIO15

表 3-2. HP IO MUX 管脚功能

名称	序号	功能 0	功能 1	功能 2	功能 3	复位	说明
GPIO0	1	HPGPIO0	HPGPIO0	-	-	0	R
GPIO1	2	HPGPIO1	HPGPIO1	-	-	0	R
GPIO2	3	MTCK	HPGPIO2	-	-	1*	R
GPIO3	4	MTDI	HPGPIO3	-	-	1	R
GPIO4	5	MTMS	HPGPIO4	-	-	1	R
GPIO5	6	MTDO	HPGPIO5	-	-	1	R
GPIO6	7	HPGPIO6	HPGPIO6	-	SPI2HD	0	R
GPIO7	8	HPGPIO7	HPGPIO7	-	SPI2CS	0	R
GPIO8	9	HPGPIO8	HPGPIO8	U0RTS	SPI2D	0	R
GPIO9	11	HPGPIO9	HPGPIO9	U0CTS	SPI2CK	0	R
GPIO10	12	HPGPIO10	HPGPIO10	U1TXD	SPI2Q	0	R
GPIO11	13	HPGPIO11	HPGPIO11	U1RXD	SPI2WP	0	R
GPIO12	14	HPGPIO12	HPGPIO12	U1RTS	-	0	R
GPIO13	15	HPGPIO13	HPGPIO13	U1CTS	-	0	R

见下页



表 3-2 – 接上页

名称	序号	功能 0	功能 1	功能 2	功能 3	复位	说明
GPIO14	16	HPGPIO14	HPGPIO14	—	-	0	R
GPIO15	17	HPGPIO15	HPGPIO15	—	-	0	R
GPIO16	18	HPGPIO16	HPGPIO16	—	-	0	R
GPIO17	19	HPGPIO17	HPGPIO17	—	-	0	R
GPIO18	20	HPGPIO18	HPGPIO18	—	-	0	R
GPIO19	21	HPGPIO19	HPGPIO19	—	-	0	R
GPIO20	23	HPGPIO20	HPGPIO20	—	-	0	R
GPIO21	24	HPGPIO21	HPGPIO21	—	-	0	R
GPIO22	25	HPGPIO22	HPGPIO22	—	-	0	R
GPIO23	26	HPGPIO23	HPGPIO23	—	REF50M	0	R
GPIO24	53	HPGPIO24	HPGPIO24	—	-	0	R, USB
GPIO25	54	HPGPIO25	HPGPIO25	—	-	3*	R, USB
GPIO26	56	HPGPIO26	HPGPIO26	—	-	0	R
GPIO27	57	HPGPIO27	HPGPIO27	—	-	0	R
GPIO28	58	HPGPIO28	HPGPIO28	SPI2CS	RMII_RXDV	0	—
GPIO29	59	HPGPIO29	HPGPIO29	SPI2D	RMII_RXD0	0	—
GPIO30	61	HPGPIO30	HPGPIO30	SPI2CK	RMII_RXD1	0	—
GPIO31	62	HPGPIO31	HPGPIO31	SPI2Q	RMII_RXER	0	—
GPIO32	64	HPGPIO32	HPGPIO32	SPI2HD	RMII_CLK	0	—
GPIO33	65	HPGPIO33	HPGPIO33	SPI2WP	RMII_TXEN	0	—
GPIO34	66	HPGPIO34	HPGPIO34	SPI2D4	RMII_TXD0	0	—
GPIO35	67	HPGPIO35	HPGPIO35	SPI2D5	RMII_TXD1	0	—
GPIO36	69	HPGPIO36	HPGPIO36	SPI2D6	RMII_TXER	0	—
GPIO37	70	U0TXD	HPGPIO37	SPI2D7	-	5	—
GPIO38	71	U0RXD	HPGPIO38	SPI2DQS	-	0	—
GPIO39	81	SD1_D0	HPGPIO39	—	REF50M	0	—
GPIO40	82	SD1_D1	HPGPIO40	—	RMII_TXEN	0	—
GPIO41	83	SD1_D2	HPGPIO41	—	RMII_TXD0	0	—
GPIO42	84	SD1_D3	HPGPIO42	—	RMII_TXD1	0	—
GPIO43	85	SD1_CK	HPGPIO43	—	RMII_TXER	4	—
GPIO44	87	SD1_CMD	HPGPIO44	—	RMII_CLK	0	—
GPIO45	88	SD1_D4	HPGPIO45	—	RMII_RXDV	0	—
GPIO46	89	SD1_D5	HPGPIO46	—	RMII_RXD0	0	—
GPIO47	90	SD1_D6	HPGPIO47	—	RMII_RXD1	0	—
GPIO48	91	SD1_D7	HPGPIO48	—	RMII_RXER	0	—
GPIO49	93	HPGPIO49	HPGPIO49	—	RMII_TXEN	0	R
GPIO50	94	HPGPIO50	HPGPIO50	—	RMII_CLK	0	R
GPIO51	95	HPGPIO51	HPGPIO51	—	RMII_RXDV	0	R
GPIO52	96	HPGPIO52	HPGPIO52	—	RMII_RXD0	0	R
GPIO53	98	HPGPIO53	HPGPIO53	—	RMII_RXD1	0	R
GPIO54	99	HPGPIO54	HPGPIO54	—	RMII_RXER	0	R

## 复位

每个管脚复位后的默认配置：

- **0** - 输入关闭，高阻 (IE = 0)
- **1** - 输入关闭，高阻 (IE = 1)
- **1\*** - eFuse 的 EFUSE\_DIS\_PAD\_JTAG 位为  
0 时（初始默认值），管脚复位后输入使能，上拉电阻使能 (IE = 1, WPU = 1)  
1 时，管脚复位后输入使能，高阻 (IE = 1)
- **3\*** - 输入使能，上拉电阻使能 (IE = 1, WPU = 0, USB\_WPU = 1)，具体见说明。
- **4** - 输入关闭，输出由功能 0 的外设控制，默认输出 0。
- **5** - 输入关闭，输出由功能 0 的外设控制，默认输出 1。

建议对处于高阻态的管脚配置上拉或下拉，以避免不必要的耗电。用户可在 PCB 设计中实现上下拉，或在软件初始化时开启管脚自带的上下拉。

## GPIO 输入模式

GPIO 的输入功能可配置为迟滞或普通模式：

- **迟滞模式** - GPIO 输入信号的上升沿和下降沿之间存在一小段延迟。在这段延迟时间内，管脚忽略任何输入变化，以消除不稳定电信号带来的影响。在迟滞模式下，GPIO 输入的高低电平的切换阈值与电平切换方向有关，即高电平切换到低电平的电压阈值略低于低电平切换到高电平的电压阈值。
- **普通模式** - GPIO 输入的高低电平的切换阈值与电平切换方向无关，即高低电平的电压阈值一致。

## 说明

- **R** - 管脚具有模拟功能。
- **USB** - USB 管脚的上拉电阻由管脚上拉和 USB 上拉共同控制，当其中任意一个为 1 时，对应管脚上拉电阻使能。USB 上拉由 USB\_SERIAL\_JTAG\_DP\_PULLUP 位控制。

### 3.4.2 JPEG 编/解码器

ESP32-P4 包含一个 baseline JPEG 编/解码器，可以将其配置为 JPEG 编码器或 JPEG 解码器使用。

当配置为 JPEG 编码器时，具有以下特性：

- 支持 8-bit 颜色采样
- 支持 RGB888, RGB565, YUV422 和 GRAY 原始图像格式
- 支持 YUV444, YUV422 和 YUV420 待压缩图像格式（即支持原始图像 RGB 到 YUV 的色彩空间转换）
- 支持可配置量化参数
- 静态图像编码可达 4K 分辨率
- MJPEG 编码最大性能为 720p@88fps 或 1080p@34fps（不包括包头传输时间）

当配置为 JPEG 解码器时，具有以下特性：

- 支持 8-bit 颜色采样
- 支持 YUV444, YUV422 和 YUV420 压缩图像格式

- 支持 4 个 8 bit 或 16 bit 精度量化表（由码流包头传输的量化表决定）
- 支持 2 个 DC 和 2 个 AC 哈夫曼编码表（由码流包头传输的哈夫曼编码表决定）
- 支持分辨率是 8 的倍数的压缩图像
- 静态图像解码可达 4K 分辨率
- MJPEG 解码最大性能为 720p@88fps 或 1080p@30fps（不包括包头解码时间）

### 3.4.3 像素处理加速器

ESP32-P4 带有一个像素处理加速器 (PPA)，可实现 SR 与 BLEND 两大功能，具有如下特性：

- SR 可实现图像旋转、缩放、镜像
  - 输入格式支持 ARGB8888、RGB888、RGB565、YUV420
  - 输出格式支持 ARGB8888、RGB888、RGB565、YUV420
  - 支持逆时针 90°、180°、270° 旋转
  - 支持水平、垂直方向缩放，缩放系数的整数部分为 4-bit，小数部分为 8-bit
  - 支持水平、垂直方向镜像
- BLEND 可实现两个相同尺寸的图层叠加
  - 输入格式支持 ARGB8888、RGB888、RGB565、L4、L8、A4、A8
  - 输出格式支持 ARGB8888、RGB888、RGB565
  - 支持两个图层基于 Alpha 通道叠加。若图层不包含 Alpha 通道信息，可通过寄存器配置补全
  - 通过设置前景以及背景 color-key 范围实现特殊颜色过滤

### 3.4.4 图像信号处理器

ESP32-P4 带有一个图像信号处理器 (ISP)，具有如下特性：

- 最大分辨率 1920 x 1080
- 三个输入通道：MIPI CSI、DVP、DW-GDMA
- 输入格式：RAW8、RAW10、RAW12
- 输出格式：RAW8、RGB888、RGB565、YUV422、YUV420
- pipeline 结构：拜尔域降噪 (BF)、镜头阴影矫正 (LSC)、去马赛克 (Demosaic)、色彩矩阵 (CCM)、伽马矫正 (Gamma Correction)、锐化 (Edge)、对比度色相饱和度亮度调节 (Contrast/Hue/Saturation/Brightness)、自动曝光统计 (AE)、自动对焦统计 (AF)、白平衡统计 (AWB)、直方图统计 (HIST)

### 3.4.5 H264 视频编码器

ESP32-P4 包含一个 baseline H264 视频编码器，具有以下特性：

- 支持 YUV420 逐行视频，最大编码性能为 1920x1088@24fps
- 支持 I 帧和 P 帧
- 支持两种工作模式：GOP 模式和双码流模式（在双码流工作模式下，要编码的两个视频图像序列总带宽不超过 1920x1088@24fps）

- 支持帧内亮度宏块 4 × 4 分割和 16 × 16 分割
- 支持帧内亮度宏块 4 × 4 分割的所有 9 种预测模式，16 × 16 分割的所有 4 种预测模式
- 支持帧内色度宏块的所有 4 种预测模式
- 支持帧间预测宏块所有的分割模式：4 × 4，4 × 8，8 × 4，8 × 8，8 × 16，16 × 8，16 × 16
- 支持 1/2 和 1/4 像素精度运动估计
- 支持帧间预测水平方向运动搜索范围 [-29.75, +16.75]，垂直方向搜索范围 [-13.75, +13.75]
- 支持去块滤波的打开和关闭
- 支持上下文自适应变长编码 (CAVLC)
- 支持 P-skip 块
- P 切片 (slice) 支持 I 宏块
- 支持亮度和色度分量量化结果缩减操作
- 支持定 QP 以及宏块级码率控制
- 支持 MV 合并功能，可以将各个宏块的 MV 输出到存储器中
- 支持感兴趣区域 (ROI)，最多可以配置 8 个任意位置的矩形 ROI 区域（允许重叠，固定优先级），每个 ROI 区域可以为定 QP 或 QP 偏移，非 ROI 区域可以指定 QP 的偏移

### 3.4.6 串行外设接口 (SPI)

ESP32-P4 共有 4 个 SPI 接口，分别为 FLASH SPI、PSRAM SPI、SPI2 和 SPI3。FLASH SPI 和 PSRAM SPI 可以配置成 SPI 存储器模式，SPI2 和 SPI3 可以配置成通用 SPI 模式。

#### • SPI 存储器 (SPI Memory) 模式

SPI 存储器模式下，FLASH SPI 与 PSRAM SPI 分别用于连接并管理封装内 / 封装外的 NOR FLASH 和 PSRAM，作为 CPU 的外存使用。SPI 存储器模式下数据传输长度以字节为单位，FLASH SPI 最高支持四线 SDR 读写操作，PSRAM SPI 最高支持十六线 DDR 读写操作。时钟频率可配置，FLASH SPI SDR 模式下支持的最高时钟频率为 120 MHz，PSRAM SPI DDR 模式下支持的最高时钟频率为 250 MHz。

#### • 通用 SPI (GP-SPI) 模式

SPI2、SPI3 作为通用 SPI 时，既可以配置成主机模式，又可以配置成从机模式。主机模式和从机模式均支持双线全双工和单线、双线或四线半双工通信，SPI2 额外支持八线通信模式。通用 SPI 的主机时钟频率可配置；数据传输长度以字节为单位；时钟极性 (CPOL) 和相位 (CPHA) 可配置；可连接 PDMA 通道。

- 在主机模式下，时钟频率最高为 80 MHz，支持 SPI 传输的四种时钟模式。
- 在从机模式下，时钟频率最高为 60 MHz，也支持 SPI 传输的四种时钟模式。

SPI 可用 GPIO 管脚，详见表 3-3。

### 3.4.7 LP SPI 接口

ESP32-P4 带有一个 LP SPI 接口，为低速 SPI 接口，其支持以下特性：

- 可配置为主机模式或从机模式
- 主机模式和从机模式均支持双线全双工和单线、双线半双工通信

- 主机模式下，仅支持 1 根片选
- 主机时钟频率可配置
- 数据传输以字节为单位
- 时钟极性 (CPOL) 和相位 (CHPA) 可配置
- 从机模式下，支持的唤醒模式包括起始位唤醒和指定序列唤醒

LP SPI 接口可用 GPIO 管脚，详见表 3-3。

### 3.4.8 通用异步收发器 (UART)

ESP32-P4 有 5 个 UART 接口，即 UART0 ~ 4。5 个 UART 均支持 CTS 和 RTS 信号的硬件流控以及软件流控 (XON 和 XOFF)。

UART0 ~ 4 支持异步通信 (RS232 和 RS485) 和 IrDA，通信速率可达到 5 Mbps。UART0 ~ 4 接口通过共用的 UHCI0 接口 (即通用主机控制接口) 与 GDMA 相连，可被 GDMA 访问或者 CPU 直接访问。

UART 接口可用 GPIO 管脚，详见表 3-3。

### 3.4.9 LP UART 接口

ESP32-P4 有 1 个 LP UART。LP UART 支持 CTS 和 RTS 信号的硬件流控以及软件流控 (XON 和 XOFF)。LP UART 支持异步通信 (RS232)，通信速率可达到 1.25 Mbps。

LP UART 接口可用 GPIO 管脚，详见表 3-3。

### 3.4.10 I3C 接口

ESP32-P4 带有一个 I3C 主机接口 (Main Master) 和一个 I3C 从机接口。I3C 主机接口具有以下特性：

- 符合 I3C 协议
- 兼容 I2C 模式 (FM, FM+)
- 支持 SDR 模式
- 支持动态地址分配
- 支持 In-Band 中断
- 支持 DMA 传输

I3C 从机接口具有以下特性：

- 有限兼容 I2C 模式
- 支持 SDR 模式
- 可编程静态地址
- 支持动态地址分配
- 支持多种通用命令码 (Common Command Code, CCC)
- 支持 In-Band 中断

I3C 可用 GPIO 管脚，详见表 3-3。

### 3.4.11 I2C 接口

ESP32-P4 有两个 I2C 总线接口，根据用户的配置，I2C 总线接口可以用作主机或从机。I2C 接口支持：

- 标准模式 (100 Kbit/s)
- 快速模式 (400 Kbit/s)
- 速度最高可达 800 Kbit/s，但受制于 SCL 和 SDA 上拉强度
- 7 位寻址模式和 10 位寻址模式
- 双寻址模式
- 7 位广播地址

用户可以配置指令寄存器来控制 I2C 接口，从而实现更多灵活的应用。

I2C 接口可用 GPIO 管脚，详见表 3-3。

### 3.4.12 LP I2C 接口

ESP32-P4 有一个 LP I2C 总线接口，LP I2C 总线接口固定用作主机，LP I2C 接口支持：

- 标准模式 (100 Kbit/s)
- 快速模式 (400 Kbit/s)
- 速度最高可达 800 Kbit/s，但受制于 SCL 和 SDA 上拉强度
- 7 位寻址模式和 10 位寻址模式
- 双寻址模式
- 7 位广播地址

用户可以配置指令寄存器来控制 LP I2C 接口，从而实现更多灵活的应用。

LP I2C 接口可用 GPIO 管脚，详见表 3-3。

### 3.4.13 I2S 接口

ESP32-P4 有三个标准 I2S 接口，可以以主机或从机模式，在全双工或半双工模式下工作，并且可被配置为 I2S 串行 8 位、16 位、24 位、32 位的收发数据模式，支持频率从 10 kHz 到 40 MHz 的 BCK 时钟。

I2S 接口连接 GDMA 控制器。支持 TDM PCM、TDM MSB 对齐、TDM 标准和 PDM 接口。三个 I2S 中，I2S0 支持 PDM 转 PCM 输入以及 PCM 转 PDM 输出。

I2S 接口可用 GPIO 管脚，详见表 3-3。

### 3.4.14 LP I2S 接口

ESP32-P4 带有一个 LP I2S RX 接口，它连接内部存储器，可配置开启用于 VAD 检测。LP I2S RX 接口具有以下特性：

- 仅支持从机模式
- 支持 I2S 串行 16 位的收取数据模式
- 支持频率从 10 kHz 到 5 MHz 的 BCK 时钟

- 支持 TDM PCM、TDM MSB 对齐、TDM 标准和 PDM RX 接口

LP I2S 接口可用 GPIO 管脚，详见表 3-3。

### 3.4.15 红外遥控器

红外遥控器 (RMT) 支持四通道的红外发射和四通道的红外接收。通过程序控制脉冲波形，遥控器可以支持多种红外协议和单线协议。八个通道共享 384 x 32 位的存储模块来存放收发的波形。各有一个发射和一个接收通道支持 DMA 访问。

RMT 可用 GPIO 管脚，详见表 3-3。

### 3.4.16 LED PWM 控制器

LED PWM 控制器可以用于生成八路独立的数字波形，具有如下特性：

- 波形的周期和占空比可配置，占空比精确度可达 20 位
- 多种时钟源选择，包括 80 MHz PLL 时钟、外置主晶振时钟、内部快速 RC 振荡器时钟
- 可在 Light-sleep 模式下工作
- 支持硬件自动步进地增加或减少占空比，可用于 LED RGB 彩色梯度发生器
- 最多可用 16 个占空比步进区间，每个区间可独立配置占空比增加或减少，占空比步进大小，占空比步进次数以及占空比步进频率，从而实现占空比的伽马曲线变化功能

LED PWM 可用 GPIO 管脚，详见表 3-3。

### 3.4.17 电机控制脉宽调制器

ESP32-P4 包含两个电机控制脉宽调制器 (MCPWM)，可以用于驱动数字马达和智能灯。每个 MCPWM 外设包含一个时钟分频器（预分频器）、三个 PWM 定时器、三个 PWM 操作器和一个捕捉模块。

PWM 定时器用于生成定时参考。PWM 操作器将根据定时参考生成所需的波形。通过配置，任一 PWM 操作器可以使用任一 PWM 定时器的定时参考。不同的 PWM 操作器可以使用相同的 PWM 定时器的定时参考来产生 PWM 信号。此外，不同的 PWM 操作器也可以使用不同的 PWM 定时器的值来生成单独的 PWM 信号。不同的 PWM 定时器也可进行同步。

MCPWM 可用 GPIO 管脚，详见表 3-3。

### 3.4.18 脉冲计数器控制器 (PCNT)

ESP32-P4 的脉冲计数器 (PCNT) 通过七种模式捕捉脉冲并对脉冲边沿计数，具有以下特性：

- 四个脉冲计数控制器（单元），各自独立工作，计数范围是 1 ~ 65535
- 每个单元有两个独立的通道，共用一个脉冲计数控制器
- 所有通道均有输入脉冲信号（如 sig\_ch0\_un）和相应的控制信号（如 ctrl\_ch0\_un）
- 滤波器独立工作，过滤每个单元输入脉冲信号（sig\_ch0\_un 和 sig\_ch1\_un）控制信号（ctrl\_ch0\_un 和 ctrl\_ch1\_un）的毛刺
- 每个通道参数如下：
  1. 选择在输入脉冲信号的上升沿或下降沿计数

2. 在控制信号为高电平或低电平时可将计数模式配置为递增、递减或停止计数

- 支持从引脚输入信号以复位计数器
- 最大脉冲频率：40 MHz

PCNT 可用 GPIO 管脚，详见表 3-3。

#### 3.4.19 TWAI<sup>®</sup> 控制器

ESP32-P4 带有一个 TWAI<sup>®</sup> 控制器，具有如下特性：

- 兼容 ISO 11898-1 协议 (CAN 规范 2.0)
- 支持标准帧格式 (11 位 ID) 和扩展帧格式 (29 位 ID)
- 比特率从 1 Kbit/s 到 1 Mbit/s
- 多种操作模式：工作模式、只听模式和自检模式 (传输无需确认)
- 64 字节接收 FIFO
- 数据接收过滤器 (支持单过滤器和双过滤器模式)
- 错误检测与处理：错误计数器、可配置的错误中断阈值、错误代码记录和仲裁丢失记录、收发器自动待机功能
- 支持接收数据帧的时间戳信息

TWAI<sup>®</sup> 可用 GPIO 管脚，详见表 3-3。

#### 3.4.20 USB 2.0 OTG 全速接口

ESP32-P4 带有一个集成了收发器的全速 USB OTG 外设，符合 USB 2.0 规范，支持以下特性：

##### 通用特性

- 支持全速和低速速率
- 主机协商协议 (HNP) 和会话请求协议 (SRP)，均可作为 A 或 B 设备
- 动态 FIFO (DFIFO) 大小，最大容量 1 KB
- 支持多种存储器访问模式
  - Scatter/Gather DMA 模式
  - 缓冲 (Buffer) DMA 模式
- 集成两个全速收发器
- 可选择连接至 GPIO24/GPIO25 或者 GPIO26/GPIO27 其中任意一个全速集成收发器
- 与 USB 2.0 OTG 全速控制器同时使用时，USB 2.0 OTG 全速控制器与 USB 串口/JTAG 控制器需要使用不同的集成收发器

##### 设备模式 (Device mode) 特性

- 端点 0 永远存在 (双向控制，由 EPO IN 和 EPO OUT 组成)
- 6 个附加端点 (端点 1 ~ 6)，可配置为 IN 或 OUT
- 最多 5 个 IN 端点同时工作 (包括 EPO IN)



- 所有 OUT 端点共享一个 RX FIFO
- 每个 IN 端点都有专用的 TX FIFO

#### 主机模式 (Host mode) 特性

- 8 个通道
  - 由 IN 与 OUT 两个通道组成的一个控制通道，因为 IN 和 OUT 必须分开处理。仅支持控制传输类型。
  - 其余 7 个通道可被配置为 IN 或 OUT，支持批量、同步、中断中的任意传输类型。
- 所有通道共用一个 RX FIFO、一个非周期性 TX FIFO、和一个周期性 TX FIFO。每个 FIFO 大小可配置。

USB 2.0 OTG 全速接口可用 GPIO 管脚，详见表 3-3。

### 3.4.21 USB 2.0 OTG 高速接口

ESP32-P4 带有一个集成了收发器的高速 USB OTG 外设，符合 USB 2.0 规范，支持以下特性：

#### 通用特性

- 兼容 USB 2.0 协议、OTG 1.3、OTG 2.0 协议
- 支持高速和全速速率
- 主机协商协议 (HNP) 和会话请求协议 (SRP)，均可作为 A 或 B 设备
- 动态 FIFO (DFIFO) 大小，最大容量 4 KB
- 支持多种存储器访问模式
  - Scatter/Gather DMA 模式
  - 缓冲 (Buffer) DMA 模式
- 集成 UTMI 高速收发器
- 支持远程唤醒

#### 设备模式 (Device mode) 特性

- 端点 0 永远存在（双向控制，由 EP0 IN 和 EP0 OUT 组成）
- 15 个附加端点 (1 ~ 15)，可配置为 IN 或 OUT
- 最多 8 个 IN 端点同时工作（包括 EP0 IN）
- 所有 OUT 端点共享一个 RX FIFO
- 每个 IN 端点都有专用的 TX FIFO

#### 主机模式 (Host mode) 特性

- 16 个通道
  - 由 IN 与 OUT 两个通道组成的一个控制通道，因为 IN 和 OUT 必须分开处理。仅支持控制传输类型。
  - 其余 15 个通道可被配置为 IN 或 OUT，支持批量、同步、中断中的任意传输类型。
- 所有通道共用一个 RX FIFO、一个非周期性 TX FIFO、和一个周期性 TX FIFO。每个 FIFO 大小可配置。

USB 2.0 OTG 高速接口可用 GPIO 管脚，详见表 3-3。

### 3.4.22 USB 串口/JTAG 控制器

ESP32-P4 集成一个 USB 串口/JTAG 控制器，具有以下特性：

- 兼容 USB 2.0 全速标准，传输速度最高可达 12 Mbit/s（注意，该控制器不支持 480 Mbit/s 的高速传输模式）
- 包含 CDC-ACM 虚拟串口及 JTAG 适配器功能
- 烧录芯片 flash
- 利用紧凑的 JTAG 指令，支持 CPU 调试
- 芯片内部集成的全速 USB PHY
- 集成两个全速收发器
- 可选择连接至 GPIO24/GPIO25 或者 GPIO26/GPIO27 其中任意一个全速集成收发器
- 与 USB 2.0 OTG 全速控制器同时使用时，USB 2.0 OTG 全速控制器与 USB 串口/JTAG 控制器需要使用不同的集成收发器

USB 串口/JTAG 控制器可用 GPIO 管脚，详见表 3-3。

### 3.4.23 以太网 MAC

ESP32-P4 以太网 MAC 控制器可以按照符合 IEEE802.3-2008 的标准进行数据收发，具有以下特性：

- 支持通过 MII 接口或 RMII 接口进行数据传输
- 支持通过 MDIO 接口对 PHY 寄存器进行读写
- 支持 IEEE1588-2002 和 IEEE1588-2008
- 支持节能以太网 (EEE)
- 支持 Magic Packet 检测
- 支持远程唤醒帧检测
- 支持全双工和半双工通信
- 支持内置 DMA 使用链表进行数据传输

以太网 MAC 可用 GPIO 管脚，详见表 3-3。

### 3.4.24 SD/MMC 主机控制器

ESP32-P4 集成一个 SD/MMC 主机控制器，支持以下特性：

- SD 卡 3.0 和 3.01 版本
- SDIO 3.0 版本
- CE-ATA 1.1 版本
- 多媒体卡 (MMC 4.41 版本、eMMC 4.5 版本和 4.51 版本)
- 高达 80 MHz 的时钟输出
- 3 种数据总线模式：
  - 1 位

- 4 位（可支持两个 SD/SDIO/MMC 4.41 卡，以及一个以 1.8 V 电压工作的 SD 卡）
- 8 位

SD/MMC 主机控制器可用 GPIO 管脚，详见表 3-3。

#### 3.4.25 MIPI CSI 接口

ESP32-P4 带有一个 MIPI CSI 接口，用于连接 MIPI 接口的摄像头，具有如下特性：

- 符合 MIPI CSI-2 协议
- 使用 DPHY v1.1 版本
- 2-lane x 1.5 Gbps
- 输入格式支持 RGB888、RGB666、RGB565、YUV422、YUV420、RAW8、RAW10、RAW12

MIPI CSI 可用 GPIO 管脚，详见表 3-3。

#### 3.4.26 MIPI DSI 接口

ESP32-P4 带有一个 MIPI DSI 接口，用于连接 MIPI 接口的显示屏，具有如下特性：

- 符合 MIPI DSI 协议
- 使用 DPHY v1.1 版本
- 2-lane x 1.5 Gbps
- 输入格式支持 RGB888、RGB666、RGB565、YUV422
- 输出格式支持 RGB888、RGB666、RGB565
- 使用 video mode 输出视频流
- 支持输出固定图像 pattern

MIPI DSI 可用 GPIO 管脚，详见表 3-3。

#### 3.4.27 LCD 接口

ESP32-P4 支持 8 ~ 24 位并行 RGB、I8080、MOTO6800 接口，支持的时钟频率小于 40 MHz。支持 RGB565、YUV422、YUV420、YUV411 之间的互相转换。

LCD 接口可用 GPIO 管脚，详见表 3-3。

#### 3.4.28 CAM 接口

ESP32-P4 支持 8 ~ 16 位 DVP 图像传感器接口，支持的时钟频率小于 40 MHz。支持 RGB565、YUV422、YUV420、YUV411 之间的互相转换。

CAM 接口可用 GPIO 管脚，详见表 3-3。

#### 3.4.29 GDMA 控制器

ESP32-P4 包含两种不同的 GDMA，二者直接访问总线不同，分别为 AHB 和 AXI。分别称为 GDMA-AHB 与 GDMA-AXI。支持以下特性：

- 支持通道数均为 6，包含 3 个发送通道与 3 个接收通道

- 均支持外设与 GDMA 的各个通道之间任意映射绑定
- 均支持通道间固定优先级仲裁和权重仲裁
- 均采用链表方式实现数据收发控制。GDMA-AHB 只可访问片内存储 (SRAM 和 LP\_MEM)，GDMA-AXI 可访问片内与片外存储 (PSRAM)，二者均支持外设与存储及存储与存储之间高速数据传输
- 均支持非对齐地址访问
- GDMA-AHB 支持的外设包括 I3C、UHCI、I2S、ADC、RMT
- GDMA-AXI 支持的外设包括 LCD、CAM、GP-SPI、PARLIO、AES、SHA

### 3.4.30 DW-GDMA 控制器

ESP32-P4 DW-GDMA 控制器可以进行存储到存储、外设到存储、以及存储到外设的数据传输，具有以下特性：

- 2 个 AXI 主机接口
- 4 个通道
- 支持和 CSI、DSI 和 ISP 的硬件握手
- 支持 DMA 做流控或者外设做流控
- 支持首地址非对齐的数据传输
- 支持通道传输暂停、恢复以及提前终止
- 支持寄存器配置通道之间的仲裁优先级
- 支持单块传输
- 支持连续地址、自动重载寄存器配置、影子寄存器以及链表的多块传输

### 3.4.31 2D-DMA 控制器

ESP32-P4 2D-DMA 控制器是专用于二维图像处理的专用 DMA，具有以下特性：

- 1 个 AXI 主机接口
- 支持首地址非对齐的数据传输
- 支持存储到存储、外设到存储、以及存储到外设的数据传输
- 3 个存储到外设通道，2 个外设到存储通道
- 支持 PPA 和 JPEG Codec 外设
- 支持通道优先级、权重配置
- 支持宏块重排序功能
- 支持颜色格式转换功能

### 3.4.32 比特传输控制器

比特传输控制器包含接收和发送通道，分别位于 GDMA 接收和发送数据通路。比特传输控制器可用于数据端序转换、增加 / 删除数据、格式化数据流等。用户也可以利用查找表实现诸如生成复杂的波形、ADC 曲线校正等功能。

比特传输控制器的接收和发送通道可以独立工作。每个通道支持 6 条指令，并包含深度为 8 的指令缓存和大小为 2048 字节的查找表。用户可使用这 6 条指令自由编程，控制器将按照用户定义的指令序列以比特为单位处理数据流。

### 3.4.33 SoC 事件任务矩阵 (ETM)

ESP32-P4 带有一个 SOC ETM 外设，该外设包含多个通道 (channel)，每个通道将一个输入的事件 (event) 映射到一个输出的任务 (task)，事件是由外设产生的，任务被外设所接收，具有如下特性：

- 最多支持 50 个事件到任务的映射通道，每个通道连接一个事件和一个任务，并且每个通道都有独立的使能控制
- 每个通道的事件输入以及任务输出可以从所有的事件和任务中任意选择，即支持同一个事件通过多个通道映射到不同的任务，或多个不同的事件通过各自的通道映射到同一个任务
- 能够产生事件、接收任务的外设有：GPIO、LED PWM、通用定时器、看门狗定时器、系统定时器、MCPWM、温度传感器、ADC、I2S、GDMA、2D-DMA 和 PMU

### 3.4.34 并行 IO (PARLIO) 控制器

ESP32-P4 带有一个并行 IO (PARLIO) 控制器，该外设用于并行数据传输，最多支持 16 位宽并行数据的接收和发送。它包含接收和发送两个模块，并连接 GDMA 控制器。该外设具有以下特性：

- 发送/接收模块支持多种时钟源选择以及时钟分频，最高时钟频率为 40 MHz
- 支持 1/2/4/8/16 位宽的数据发送/接收
- 接收模块支持多种数据采集模式

PARLIO 可用 GPIO 管脚，详见表 3-3。

### 3.4.35 LP 信箱控制器

ESP32-P4 包含一个 LP 信箱控制器模块，该模块提供了 16 组 32-bit message。16 组中任意一组 message 的写操作都可分别触发 LP 中断和 HP 中断。

## 3.5 低功耗管理

ESP32-P4 采用了先进的电源管理技术，可以在不同的功耗模式之间切换。ESP32-P4 支持的功耗模式包括：

- Active 模式：CPU 处于工作状态，所有外设均可工作。
- Light-sleep 模式：CPU 暂停运行。任何唤醒事件（主机、RTC 定时器或外部中断）都会唤醒芯片。用户可将 CPU（不含 L2MEM）以及大部分外设可根据实际需求配置（见 [ESP32-P4 功能框图](#)）为关闭，进一步降低功耗。
- Deep-sleep 模式：CPU（含 L2MEM）和大部分外设（见 [ESP32-P4 功能框图](#)）都会掉电。低功耗存储器 (LP Memory) 处于工作状态，低功耗系统的部分外设可根据需求关闭。

## 3.6 定时器

### 3.6.1 通用定时器

ESP32-P4 内置四个 54 位通用定时器，具有 16 位分频器和 54 位可自动重载的向上/向下计数器。

定时器具有如下功能：

- 16 位时钟预分频器，分频系数为 2 ~ 65536
- 54 位时基计数器可配置成递增或递减
- 可读取时基计数器的实时值
- 暂停和恢复时基计数器
- 可配置的报警产生机制
- 电平触发中断
- 支持输出实时报警的事件 (Event)
- 支持响应 ETM 输入的任务 (Task)，包括：开启/关闭定时器，开启报警功能，读取定时器的实时值，重载定时器值

### 3.6.2 系统定时器

ESP32-P4 内置 52 位系统定时器，该系统定时器包含两个 52 位的时钟计数器和三个报警比较器，具有以下功能：

- 时钟计数器的频率固定为 16 MHz
- 三个报警比较器根据不同的报警值可产生三个独立的中断
- 两种报警模式：单次特定报警值报警和周期性报警
- 支持设置 52 位的单次特定报警值和 26 位的周期性报警值
- 计数器值重新加载
- 支持当 CPU 暂停或处于 OCD 模式时，时钟计数器也暂停
- 支持输出实时报警的事件 (Event)

### 3.6.3 看门狗定时器

ESP32-P4 有三个看门狗定时器：两个定时器组中各一个（称作主系统看门狗定时器，缩写为 MWDT），RTC 模块中一个（称作 RTC 看门狗定时器，缩写为 RWDT）。

在引导加载 flash 固件期间，RWDT 和定时器组 0 中的 MWDT 会自动使能，以检测引导过程中发生的错误，并恢复运行。

看门狗定时器具有如下特性：

- 四个阶段，每个阶段都可配置超时时间。每阶段都可单独配置、使能和关闭。
- 如在某个阶段发生超时，MWDT 会采取中断、CPU 复位和内核复位三种超时动作中的一种，RWDT 会采取中断、CPU 复位、内核复位和系统复位四种超时动作中的一种。
- 保护 32 位超时计数器
- 防止 RWDT 和 MWDT 的配置被误改。

- Flash 启动保护

如果在预定时间内 SPI flash 的引导过程没有完成，看门狗会重启整个主系统。

#### 3.6.4 LP 通用定时器

ESP32-P4 内置 48 位 LP 定时器，该系统定时器包含一个 48 位的计数器和两个报警比较器，具有以下功能：

- 计数器的频率固定为 RC\_DYN\_SLOW\_CLK 的频率
- 两个报警比较器根据不同的报警值可产生两个独立的中断
- 支持设置 48 位的单次特定报警值
- 支持当 CPU 暂停，XTAL40M\_CLK 开关或系统复位时自动读取计数器值

#### 3.6.5 超级看门狗定时器

ESP32-P4 内置一个模拟超级看门狗定时器，当数字系统出现无法自检测的异常时，模拟超级看门狗定时器可以触发数字系统的复位。

### 3.7 加密/安全组件

#### 3.7.1 AES 加速器 (AES)

ESP32-P4 内置 AES（高级加密标准）硬件加速器可使用 AES 算法，完成数据的加解密运算，具有 Typical AES 和 DMA-AES 两种工作模式。整体而言，相比基于纯软件的 AES 运算，AES 硬件加速器能够极大地提高运算速度。

ESP32-P4 支持以下特性：

- Typical AES 工作模式
  - AES-128/AES-256 加解密运算
- DMA-AES 工作模式
  - AES-128/AES-256 加解密运算
  - 块（加密）模式，符合标准 NIST SP 800-38A
    - \* ECB (Electronic Codebook)
    - \* CBC (Cipher Block Chaining)
    - \* OFB (Output Feedback)
    - \* CTR (Counter)
    - \* CFB8 (8-bit Cipher Feedback)
    - \* CFB128 (128-bit Cipher Feedback)
  - GCM (Galois/Counter Mode) 模式，符合标准 NIST SP 800-38D
  - 中断发生

### 3.7.2 ECC 加速器 (ECC)

椭圆曲线密码学 (Elliptic Curve Cryptography) 是一种基于椭圆曲线数学的公开密钥加密演算法，其优势在于相对于 RSA 算法，使用较小长度的密钥就能够提供相当等级的加密安全性。

ESP32-P4 ECC 硬件加速器支持对于可选曲线的多种基础运算，用以实现对 ECC 基本运算、衍生算法（如 ECDSA 等算法）的加速。

ESP32-P4 ECC 硬件加速器支持以下功能：

- 支持两种可选 ECC 曲线，即 [FIPS 186-3](#) 中定义的 P-192 和 P-256
- 提供六种可选工作模式
- 提供计算完成的中断和中断控制

### 3.7.3 HMAC 加速器 (HMAC)

如 RFC 2104 中所述，HMAC 模块通过 hash 算法 SHA-256 和密钥计算得到数据信息的信息认证码 (MAC)。长度为 256 位的 HMAC 密钥存储在 eFuse 的密钥块中，可配置成不能被用户读取，即无法直接从 HMAC 加速器外部访问密钥。主要特性包括：

- 使用标准 HMAC-SHA-256 算法
- 仅支持可配的硬件外设访问 HMAC 计算的 hash 结果（下行模式）
- 兼容挑战-应答身份验证算法
- 支持生成数字签名外设所需的密钥（下行模式）
- 重启软禁用的 JTAG（下行模式）

### 3.7.4 RSA 加速器 (RSA)

RSA 加速器可为多种运用于“RSA 非对称式加密演算法”的高精度计算提供硬件支持，能够极大地降低此类运算的运行时间和软件复杂度。与纯软件 RSA 算法相比，硬件 RSA 加速器的运算速度更快。RSA 加速器还支持多种“运算子长度”，具有很高的灵活性。主要特性包括：

- 大数模幂运算（支持两个加速选项）
- 大数模乘运算，最大可达 3072 位
- 大数乘法运算，运算子最大可达 1536 位
- 多种运算子长度
- 支持在运算完成后触发中断

### 3.7.5 SHA 加速器 (SHA)

SHA（安全哈希算法）硬件加速器可完成 SHA 运算，具有 Typical SHA 和 DMA-SHA 两种工作模式。整体而言，相比基于纯软件的 SHA 运算，SHA 硬件加速器能够极大地提高运算速度。

ESP32-P4 的 SHA 硬件加速器：

- 支持 [FIPS PUB 180-4 规范](#) 中的以下运算标准
  - SHA-1 运算
  - SHA-224 运算



- SHA-256 运算
- 提供两种工作模式
  - Typical SHA 工作模式
  - DMA-SHA 工作模式
- 允许插入 (interleaved) 功能 (仅限 Typical SHA 工作模式)
- 允许中断功能 (仅限 DMA-SHA 工作模式)

### 3.7.6 数字签名 (DS)

数字签名技术使用密码学算法，用于验证消息的真实性和完整性。该技术也可用于向服务器验证设备身份，或验证消息是否经过篡改。

ESP32-P4 包含一个数字签名 (Digital Signature, DS) 模块，可提供硬件加速，高效生成基于 RSA 的数字签名。HMAC 作为密钥导出函数，使用 eFuse 作为输入密钥，输出 DS\_KEY 密钥。随后，数字签名模块使用 DS\_KEY 解密预先加密的参数，计算出签名。上述过程都发生在硬件层面，因此在计算过程中，不论是解密 RSA 参数的密钥，还是用于 HMAC 密钥导出函数的输入密钥，都对用户不可见。

主要特性包括：

- 支持长度最大为 3072 位的 RSA 数字签名密钥
- 支持仅限 DS 读取的加密私钥数据
- 支持 SHA-256 摘要，用于保护私钥数据免遭攻击者篡改

### 3.7.7 椭圆曲线数字签名算法 (ECDSA)

在密码学中，椭圆曲线数字签名算法 (ECDSA) 是使用椭圆曲线密码对数字签名算法 (DSA) 的模拟。

ESP32-P4 的 ECDSA 加速器可高效安全地计算 ECDSA 签名。ECDSA 加速器可以进行快速计算，同时确保签名过程的保密性，防止信息泄漏。因此，ECDSA 加速器可用于高速加密运算并提供强大的安全保障，它可以保护用户数据的安全，而且不会影响性能。

### 3.7.8 片外存储器加密与解密 (XTS\_AES)

ESP32-P4 芯片集成了片外存储器加密与解密模块，使用 [IEEE Std 1619-2007](#) 指定的 XTS-AES 标准算法，为用户存放在片外存储器 (flash) 的应用代码和数据提供了安全保障。用户可以将专有固件、敏感的用户数据（如用来访问私有网络的证书）存放在封装外 flash 中。主要特性包括：

- 使用通用 XTS-AES 算法，符合 [IEEE Std 1619-2007](#)
- 支持手动加密，需要软件参与
- 支持高速自动解密，无需软件参与
- 由寄存器配置、eFuse 参数、启动 (boot) 模式共同决定开启/关闭加解密功能
- 支持可配置的抗 DPA 攻击功能

### 3.7.9 安全启动

ESP32-P4 集成了基于 RSA-PSS 或 ECDSA 算法的硬件安全启动 (V2) 验证方案。安全启动功能可保证只有经过可信实体签名的认证软件才能在 ESP32-P4 上运行。该功能支持以下特性：

- 基于 RSA-PSS (3072-bit 密钥) 或 ECDSA P192/P256 曲线的签名方案
- eFuse 中包含 3 个具有独立摘要槽 (Digest Slot) 的安全签名密钥
- 可通过 eFuse 撤销密钥

### 3.7.10 访问权限管理 (APM)

ESP32-P4 集成 APM (Access Permission Management) 模块实现访问的权限管理。具有以下特性：

- DMA 访问权限管理支持 32 个区域地址范围可配
- APB 访问权限管理支持 2 个区域地址范围可配
- APB 访问在区域管控的基础上，为每个外设地址范围分配了独立的访问权限管控
- 可独立管理 HP CORE0, HP CORE1 和 LP CORE 的 APB 访问权限
- 可独立管理 User Mode 和 Machine Mode 的 APB 访问权限
- 支持异常信息记录

### 3.7.11 真随机数发生器 (TRNG)

ESP32-P4 内置一个真随机数发生器，其生成的 32 位随机数可作为加密等操作的基础。

ESP32-P4 的真随机数发生器通过物理过程而非算法生成真随机数，所有生成的随机数在特定范围内出现的概率完全一样。

### 3.7.12 密钥管理器

ESP32-P4 以密钥管理器作为系统的安全核心，以实现完全安全的密钥存储和部署。密钥管理器利用每一块芯片独有的物理不可复制特性 (PUF)，生成每一块芯片独有的硬件唯一密钥 (HUK)，以此作为一块芯片的信任根。HUK 在每次芯片上电时自动生成，在芯片掉电后消失。密钥管理器以这种方式保证密钥存储和部署的安全。

ESP32-P4 的密钥管理器，将密钥信息（非明文，用于恢复密钥的信息）存储在外部存储器中，能够实现无限制的密钥存储、实现动态密钥切换等灵活密钥管理功能。

## 3.8 外设管脚分配

表 3-3 展示了 ESP32-P4 的外设管脚分配。

表 3-3. 外设管脚分配

接口	信号	管脚	功能
ADC	ADC1_CH0	GPIO16	12 位 SAR ADC
	ADC1_CH1	GPIO17	
	ADC1_CH2	GPIO18	
	ADC1_CH3	GPIO19	
	ADC1_CH4	GPIO20	
	ADC1_CH5	GPIO21	
	ADC1_CH6	GPIO22	
	ADC1_CH7	GPIO23	
	ADC2_CH0	GPIO49	

接口	信号	管脚	功能
	ADC2_CH1	GPIO50	
	ADC2_CH2	GPIO51	
	ADC2_CH3	GPIO52	
	ADC2_CH4	GPIO53	
	ADC2_CH5	GPIO54	
TOUCH	TOUCH_CH0	GPIO2	14 通道 TOUCH
	TOUCH_CH1	GPIO3	
	TOUCH_CH2	GPIO4	
	TOUCH_CH3	GPIO5	
	TOUCH_CH4	GPIO6	
	TOUCH_CH5	GPIO7	
	TOUCH_CH6	GPIO8	
	TOUCH_CH7	GPIO9	
	TOUCH_CH8	GPIO10	
	TOUCH_CH9	GPIO11	
	TOUCH_CH10	GPIO12	
	TOUCH_CH11	GPIO13	
	TOUCH_CH12	GPIO14	
	TOUCH_CH13	GPIO15	
JTAG	MTCK	GPIO2	JTAG 用于软件调试
	MTDI	GPIO3	
	MTMS	GPIO4	
	MTDO	GPIO5	
UART	U0RXD_in	GPIO38	5 个 UART 通道, 支持硬件流控制和 GDMA
	U0CTS_in	任意 GPIO 管脚	
	U0DSR_in		
	U0TXD_out	GPIO37	
	U0RTS_out	任意 GPIO 管脚	
	U0DTR_out		
	U1RXD_in		
	U1CTS_in		
	U1DSR_in		
	U1TXD_out		
	U1RTS_out		
	U1DTR_out		
	U2RXD_in		
	U2CTS_in		
	U2DSR_in		
	U2TXD_out		
	U2RTS_out		
	U2DTR_out		
	U3RXD_in		
	U3CTS_in		
	U3DSR_in		
	U3TXD_out		

接口	信号	管脚	功能
	U3RTS_out		
	U3DTR_out		
	U4RXD_in		
	U4CTS_in		
	U4DSR_in		
	U4TXD_out		
	U4RTS_out		
	U4DTR_out		
LP UART	U0RXD_in	任意 GPIO 管脚	5 个 UART 通道，支持硬件流控制
	LPUCTS_in		
	LPUDSR_in		
	LPUTXD_out		
	LPURTS_out		
	LPUDTR_out		
	LPURXD_in		
I2C	I2CEXT0_SCL_in	任意 GPIO 管脚	2 个 I2C 通道，支持主机或从机模式
	I2CEXT0_SDA_in		
	I2CEXT1_SCL_in		
	I2CEXT1_SDA_in		
	I2CEXT0_SCL_out		
	I2CEXT0_SDA_out		
	I2CEXT1_SCL_out		
	I2CEXT1_SDA_out		
LP I2C	LPI2C_SCL_in/out	任意 GPIO 管脚	1 个 LP I2C 通道，支持主机
	LPI2C_SDA_in/out		
I3C 主机	I3CMST_SCL	GPIO32	1 个 I3C 主机，I3C 主机需要控制上拉电阻，如果使用内置上拉电阻，SCL 只能使用 GPIO32，SDA 只能使用 GPIO33，如果使用外置上拉电阻则管脚位置没有限制
	I3CMST_SDA	GPIO33	
	I3CMST_SCL_in/out	任意 GPIO 管脚	
	I3CMST_SDA_in/out		
	I3CMST_SCL_pullup		
	I3CMST_SDA_pullup		
I3C 从机	I3CSLV_SCL_in/out	任意 GPIO 管脚	1 个 I3C 从机
	I3CSLV_SDA_in/out		
LED PWM	ledc_ls_sig_out0~7	任意 GPIO 管脚	八路独立 PWM 通道
I2S	I2S0O_BCK_in	任意 GPIO 管脚	用于串行立体声数据的输入输出，共包含三个 I2S 接口，支持全双工/半双工 TDM 和 PDM 输入/输出。其中 I2S0 支持 PDM 转 PCM 输入以及 PCM 转 PDM 输出
	I2S0_MCLK_in		
	I2S0O_WS_in		
	I2S0I_SD_in		
	I2S0I_BCK_in		
	I2S0I_WS_in		
	I2S0I_SD1_in		
	I2S0I_SD2_in		
	I2S0I_SD3_in		
	I2S0O_BCK_out		
	I2S0_MCLK_out		

接口	信号	管脚	功能
	I2S0O_WS_out		
	I2S0O_SD_out		
	I2S0I_BCK_out		
	I2S0I_WS_out		
	I2S0O_SD1_out		
	I2S1O_BCK_in		
	I2S1_MCLK_in		
	I2S1O_WS_in		
	I2S1I_SD_in		
	I2S1I_BCK_in		
	I2S1I_WS_in		
	I2S1O_BCK_out		
	I2S1_MCLK_out		
	I2S1O_WS_out		
	I2S1O_SD_out		
	I2S1I_BCK_out		
	I2S1I_WS_out		
	I2S2O_BCK_in		
	I2S2_MCLK_in		
	I2S2O_WS_in		
	I2S2I_SD_in		
	I2S2I_BCK_in		
	I2S2I_WS_in		
	I2S2O_BCK_out		
	I2S2_MCLK_out		
	I2S2O_WS_out		
	I2S2O_SD_out		
	I2S2I_BCK_out		
	I2S2I_WS_out		
LP I2S	LPI2SI_SD_in	任意 GPIO 管脚	用于串行立体声数据的输入，支持 TDM 16 bit 数据输入，以及 PDM 转 PCM 输入。支持开启内置 VAD，生成中断和唤醒信号
	LPI2SI_BCK_in		
	LPI2SI_WS_in		
	LPI2SI_BCK_out		
	LPI2SI_WS_out		
红外遥控器	RMT_SIG_IN0~3	任意 GPIO 管脚	4 路 IR 收发通道，支持多种波形
	RMT_SIG_OUT0~3		
GPSPi2	SPI2CLK_in/out	任意 GPIO 管脚	<ul style="list-style-type: none"> <li>SPI、Dual SPI、Quad SPI 和 QPI 的主从机模式，Octal SPI 和 OPI 的主机模式</li> <li>SPI 传输的四种时钟模式</li> <li>可配置的 SPI 频率</li> <li>64 字节缓存或 GDMA 数据缓存</li> </ul>
	SPI2CS_in/out		
	SPI2CS1~5_out		
	SPI2D_in/out		
	SPI2Q_in/out		
	SPI2WP_in/out		
	SPI2HD_in/out		
	SPI2D4_in/out		
	SPI2D5_in/out		

接口	信号	管脚	功能
	SPI2D6_in/out		
	SPI2D7_in/out		
	SPI2DQS_out		
GPSPi3	SPI3CLK_in/out	任意 GPIO 管脚	<ul style="list-style-type: none"> <li>• SPI、Dual SPI、Quad SPI 和 QPI 的主从机模式</li> <li>• SPI 传输的四种时钟模式</li> <li>• 可配置的 SPI 频率</li> <li>• 64 字节缓存或 GDMA 数据缓存</li> </ul>
	SPI3CS_in/out		
	SPI3CS1~2_out		
	SPI3D_in/out		
	SPI3Q_in/out		
	SPI3WP_in/out		
	SPI3HD_in/out		
LP SPI	LPSPICLK_in/out	任意 GPIO 管脚	LP SPI 接口
	LPSPICS_in/out		
	LPSPID_in/out		
	LPSPIQ_in/out		
TWAI <sup>®</sup>	TWAI0_RX	任意 GPIO 管脚	3 个 TWAI <sup>®</sup> 接口，兼容 ISO 11898-1 协议 (CAN 规范 2.0)
	TWAI0_TX		
	TWAI0_BUS_OFF_ON		
	TWAI0_CLKOUT		
	TWAI0_STANDBY		
	TWAI1_RX		
	TWAI1_TX		
	TWAI1_BUS_OFF_ON		
	TWAI1_CLKOUT		
	TWAI1_STANDBY		
	TWAI2_RX		
	TWAI2_TX		
	TWAI2_BUS_OFF_ON		
	TWAI2_CLKOUT		
	TWAI2_STANDBY		
脉冲计数器	PCNT_SIG_CH0_in0~3	任意 GPIO 管脚	脉冲计数器通过 7 种模式捕捉脉冲并对脉冲边沿计数
	PCNT_SIG_CH1_in0~3		
	PCNT_CTRL_CH0_in0~3		
	PCNT_CTRL_CH1_in0~3		
	PCNT_RST_in0~3		
MCPWM	PWM0_SYNC0~2_in	任意 GPIO 管脚	2 个 MCPWM 的输入输出管脚，包括： <ul style="list-style-type: none"> <li>• PWM 波形的差分输出</li> <li>• 待检测的故障输入信号</li> <li>• 待捕获的输入信号</li> <li>• PWM 定时器的外接同步信号</li> </ul>
	PWM0_out0a		
	PWM0_out0b		
	PWM0_out1a		
	PWM0_F0~2_in		
	PWM0_out1b		
	PWM0_out2a		
	PWM0_out2b		
	PWM0_CAP0~2_in		
	PWM1_SYNC0~2_in		
	PWM1_out0a		

接口	信号	管脚	功能
	PWM1_out0b PWM1_out1a PWM1_F0~2_in PWM1_out1b PWM1_out2a PWM1_out2b PWM1_CAP0~2_in		
PARLIO	PARL_RX_DATA0~15 PARL_TX_DATA0~15 PARL_RX_CLK_in/_out PARL_TX_CLK_in/_out	任意 GPIO 管脚	用于传输并行数据，具有： <ul style="list-style-type: none"> <li>• 16 个接收并行数据管脚</li> <li>• 16 个发送并行数据管脚</li> <li>• 1 个接收模块 PAD 时钟管脚（时钟输入）</li> <li>• 2 个发送模块 PAD 时钟管脚（时钟输入、时钟输出）</li> </ul>
USB 串口/JTAG	USB_D- USB_D+	GPIO24/26 GPIO25/27	USB 转串口功能，USB 转 JTAG 功能（USB_D- 和 USB_D+ 两个管脚的功能可以互换，GPIO24/25 和 GPIO26/GPIO27 分别是两对 USB PHY 的 D+ 和 D- 端口，USB 串口/JTAG 可以选择使用哪个 PHY，默认使用 GPIO24/25）
全速 USB OTG 2.0	USB_D- USB_D+ IDDIQ_in AVALID_in VBUSVALID_in SRPBVALID_in SRPSESEND_in SRPDISCHRGVBUS_out SRPCHRGVBUS_out DRVVBUS_out IDPULLUP_out DPPULLDOWN_out DMPULLDOWN_out	GPIO24/26 GPIO25/27 任意 GPIO 管脚	全速 USB OTG 2.0（USB_D- 和 USB_D+ 两个管脚的功能可以互换，GPIO24/25 和 GPIO26/GPIO27 分别是两对 USB PHY 的 D+ 和 D- 端口，全速 USB OTG 2.0 接口可以选择使用哪个 PHY，默认使用 GPIO26/27）
高速 USB OTG 2.0	USB_D- USB_D+ ADPPRB_in ADPSNS_in DRVBUS_out ADPCHRG_out ADPDISCHRG_out ADPPRBEN_out ADPSNSEN_out PHY_REFCLK_in	DM DP 任意 GPIO 管脚	高速 USB OTG 2.0 接口
USB 串口/JTAG 桥	USB_JTAG_TDO_BRG_in USB_JTAG_TDI_BRG_out	任意 GPIO 管脚	可以把 ESP32-P4 作为 USB 接口转 JTAG 接口的转接桥来使用

接口	信号	管脚	功能
	USB_JTAG_TMS_BRG_out		
	USB_JTAG_TCK_BRG_out		
	USB_JTAG_TRST_BRG_out		
HP CORE FAST IO	CORE_GPIO_in/out_0~15	任意 GPIO 管脚	HP CORE 快速 GPIO
模拟 PAD 电压比较器	ANA_COMP0_in0	GPIO51	模拟 PAD 电压比较器
	ANA_COMP0_in1	GPIO52	
	ANA_COMP1_in0	GPIO53	
	ANA_COMP1_in1	GPIO54	
	ANA_COMP0_out	任意 GPIO 管脚	
	ANA_COMP1_out		
SDIO3.0	SD1_D0	GPIO39	SDIO 3.0 接口
	SD1_D1	GPIO40	
	SD1_D2	GPIO41	
	SD1_D3	GPIO42	
	SD1_CLK	GPIO43	
	SD1_CMD	GPIO44	
	SD1_D4	GPIO45	
	SD1_D5	GPIO46	
	SD1_D6	GPIO47	
	SD1_D7	GPIO48	
	SD1_DETECT_N_in	任意 GPIO 管脚	
	SD1_INT_N_in		
	SD1_WRITE_PRT_in		
	SD1_DATA_STRB_in		
	SD1_RST_N_out		
SDIO2.0	SD2_D0_in/out	任意 GPIO 管脚	SDIO 2.0 接口
	SD2_D1_in/out		
	SD2_D2_in/out		
	SD2_D3_in/out		
	SD2_CLK_out		
	SD2_CMD_in/out		
	SD2_D4_in/out		
	SD2_D5_in/out		
	SD2_D6_in/out		
	SD2_D7_in/out		
	SD2_DETECT_N_in		
	SD2_INT_N_in		
	SD2_WRITE_PRT_in		
	SD2_DATA_STRB_in		
	SD2_RST_N_out		
SD_CMD_PULLUPEN_N_out			
EMAC	RMII_RXDV	GPIO28/45/51	百兆以太网 RMII 接口
	RMII_RXD0	GPIO29/46/52	
	RMII_RXD1	GPIO30/47/53	
	RMII_RXER	GPIO31/48/54	



接口	信号	管脚	功能
	RMII_CLK	GPIO32/44/50	百兆以太网 MII 接口
	RMII_TXEN	GPIO33/40/49	
	RMII_TXD0	GPIO34/41	
	RMII_TXD1	GPIO35/42	
	RMII_TXER	GPIO36/43	
	MII_RXCLK	任意 GPIO 管脚	
	MII_RXDV		
	MII_RXD0		
	MII_RXD1		
	MII_RXD2		
	MII_RXD3		
	MII_RXER		
	MII_TXCLK		
	MII_TXEN		
	MII_TXD0		
	MII_TXD1		
	MII_TXD2		
	MII_TXD3		
	MII_TXER		
		MDI_in	
MDO_out			
MDC_out			
COL_IN		任意 GPIO 管脚	
	CRS_IN		百兆以太网其他接口
CAM 接口	CAMCLK_out	任意 GPIO 管脚	摄像头 DVP 接口
	CAMCLK_in		
	CAM_HENABLE_in		
	CAM_HSYNC_in		
	CAM_VSYNC_in		
	CAM_DATA_in0~15		
LCD 接口	LCDCLK_out	任意 GPIO 管脚	24-bit 显示屏接口
	LCD_HENABLE_out		
	LCD_HSYNC_out		
	LCD_VSYNC_out		
	LCD_DATA_out0~23		
	LCD_CS_out		
	LCD_DC_out		
MIPI CSI	CSI_DATAN0	CSI_DATAN0	MIPI CSI 接口
	CSI_DATAP0	CSI_DATAP0	
	CSI_CLKN	CSI_CLKN	
	CSI_CLKP	CSI_CLKP	
	CSI_DATAN1	CSI_DATAN1	
	CSI_DATAP1	CSI_DATAP1	
	CSI_REXT	CSI_REXT	
MIPI DSI	DSI_DATAN0	DSI_DATAN0	MIPI DSI 接口

接口	信号	管脚	功能
	DSI_DATA0	DSI_DATA0	
	DSI_CLKN	DSI_CLKN	
	DSI_CLKP	DSI_CLKP	
	DSI_DATAN1	DSI_DATAN1	
	DSI_DATAP1	DSI_DATAP1	
	DSI_REXT	DSI_REXT	
SPI flash 接口	FLASH_CS	FLASH_CS	Flash MSPI 接口
	FLASH_Q	FLASH_Q	
	FLASH_WP	FLASH_WP	
	FLASH_HOLD	FLASH_HOLD	
	FLASH_CK	FLASH_CK	
	FLASH_D	FLASH_D	

## 4 电气特性

本章节中的测量值仅供参考，具体以正式发布的技术规格书为准。

### 4.1 绝对最大额定值

超出绝对最大额定值可能导致器件永久性损坏。这只是强调的额定值，不涉及器件的功能性操作。

表 4-1. 绝对最大额定值

符号	参数	最小值	最大值	单位
VDDPST_1, VDDPST_LDO, VDDPST_DCDC, VDDA,VBAT, VDDPST	电源管脚电压	-0.3	3.6	V
VDDPST_2, VDDPST_3, VDDPST_4, VDDPST_5, VDDPST_6	I/O 电源管脚电压	-0.3	3.6	V
VDD_HP_0, VDD_HP_1, VDD_HP_2, VDD_HP_3	Core 电压管脚电压 (来自 DCDC)	0	1.3	V
VDD_MIPI_DPHY	MIPI PHY 电源管脚电压	0	2.75	V
VCCA	USB_PHY 电源管脚电压	-0.66	3.96	V
T <sub>STORE</sub>	存储温度	-40	150	°C

### 4.2 建议工作条件

表 4-2. 建议工作条件

符号	参数	最小值	典型值	最大值	单位
VDDPST_1, VDDPST_LDO, VDDPST_DCDC, VDDA, VBAT	电源管脚电压	3.0	3.3	3.6	V
VDDPST_2, VDDPST_3, VDDPST_4, VDDPST_5, VDDPST_6	I/O 电源管脚电压	1.65/3.0	1.8/3.3	1.95/3.6	V
VDD_HP_0, VDD_HP_1, VDD_HP_2, VDD_HP_3	Core 电压管脚电压 (来自 DCDC)	3.0	3.3	3.6	V
VDD_MIPI_DPHY	MIPI PHY 电源管脚电压	2.25	2.5	2.75	V
VCCA	USB_PHY 电源管脚电压	2.97	3.3	3.63	V
I <sub>VDD</sub> <sup>1</sup>	Core 的供电电流	0.5	—	—	A
T <sub>A</sub>	环境温度	-40	—	105	°C

<sup>1</sup> VDD\_HP\_x 总的输出电流需要达到 500 mA 及以上。

### 4.3 VFB1\_VO1 输出特性

表 4-3. VDD\_SPI 输出特性

符号	参数	典型值	单位
$R_{VFB1}$	3.3 V 模式导通电阻	7.5	$\Omega$

在实际使用情况下，通常将 VFB1\_VO1 当作 flash 的电源，当 VFB1\_VO1 为 3.3 V 输出模式的时候，VDDPST\_LDO 需要考虑到  $R_{VFB1}$  的影响。比如在接 3.3 V flash 的情况下需满足以下条件：

$$VDDPST\_LDO > VDD\_flash\_min + I\_flash\_max * R_{VFB1}$$

其中， $VDD\_flash\_min$  为 flash 的最低工作电压， $I\_flash\_max$  为 flash 的最大工作电流。

更多信息请参考章节 2.3 电源管理。

### 4.4 直流电气特性 (3.3 V, 25 °C)

表 4-4. 直流电气特性 (3.3 V, 25 °C)

符号	参数	最小值	典型值	最大值	单位
$C_{IN}$	管脚电容	—	2	—	pF
$V_{IH}$	高电平输入电压	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
$V_{IL}$	低电平输入电压	-0.3	—	$0.25 \times VDD^1$	V
$I_{IH}$	高电平输入电流	—	—	50	nA
$I_{IL}$	低电平输入电流	—	—	50	nA
$V_{OH}^2$	高电平输出电压	$0.8 \times VDD^1$	—	—	V
$V_{OL}^2$	低电平输出电压	—	—	$0.1 \times VDD^1$	V
$I_{OH}$	高电平拉电流 ( $VDD^1 = 3.3$ V, $V_{OH} \geq 2.64$ V, PAD_DRIVER = 3)	—	40	—	mA
$I_{OL}$	低电平灌电流 ( $VDD^1 = 3.3$ V, $V_{OL} = 0.495$ V, PAD_DRIVER = 3)	—	28	—	mA
$R_{PU}$	内部弱上拉电阻	—	45	—	k $\Omega$
$R_{PD}$	内部弱下拉电阻	—	45	—	k $\Omega$
$V_{IH\_nRST}$	芯片复位释放电压 (CHIP_EN 应满足电压范围)	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
$V_{IL\_nRST}$	芯片复位电压 (CHIP_EN 应满足电压范围)	-0.3	—	$0.25 \times VDD^1$	V

<sup>1</sup> VDD 是 I/O 的供电电源。

<sup>2</sup>  $V_{OH}$  和  $V_{OL}$  为负载是高阻条件下的测试值。

## 5 相关文档和资源

### 相关文档

- 证书  
<https://espressif.com/zh-hans/support/documents/certificates>
- 文档更新和订阅通知  
<https://espressif.com/zh-hans/support/download/documents>

### 开发者社区

- ESP-IDF 及 GitHub 上的其它开发框架  
<https://github.com/espressif>
- ESP32 论坛 – 工程师对工程师 (E2E) 的社区，您可以在这里提出问题、解决问题、分享知识、探索观点。  
<https://esp32.com/>
- *The ESP Journal* – 分享乐鑫工程师的最佳实践、技术文章和工作随笔。  
<https://blog.espressif.com/>
- SDK 和演示、App、工具、AT 等下载资源  
<https://espressif.com/zh-hans/support/download/sdks-demos>

### 产品

- ESP32-P4 系列芯片 – ESP32-P4 全系列芯片。  
<https://espressif.com/zh-hans/products/socs?id=ESP32-P4>
- ESP32-P4 系列模组 – ESP32-P4 全系列模组。  
<https://espressif.com/zh-hans/products/modules?id=ESP32-P4>
- ESP32-P4 系列开发板 – ESP32-P4 全系列开发板。  
<https://espressif.com/zh-hans/products/devkits?id=ESP32-P4>
- ESP Product Selector (乐鑫产品选型工具) – 通过筛选性能参数、进行产品对比快速定位您所需要的产品。  
<https://products.espressif.com/#/product-selector?language=zh>

### 联系我们

- 商务问题、技术支持、电路原理图 & PCB 设计审阅、购买样品 (线上商店)、成为供应商、意见与建议  
<https://espressif.com/zh-hans/contact-us/sales-questions>

## 修订历史

日期	版本	发布说明
2023-7-26	v0.1	预发布



## 免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，乐鑫不对信息的准确性、真实性做任何保证。

乐鑫不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他乐鑫提案、规格书或样品在他处提到的任何保证。

乐鑫不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2023 乐鑫信息科技（上海）股份有限公司。保留所有权利。